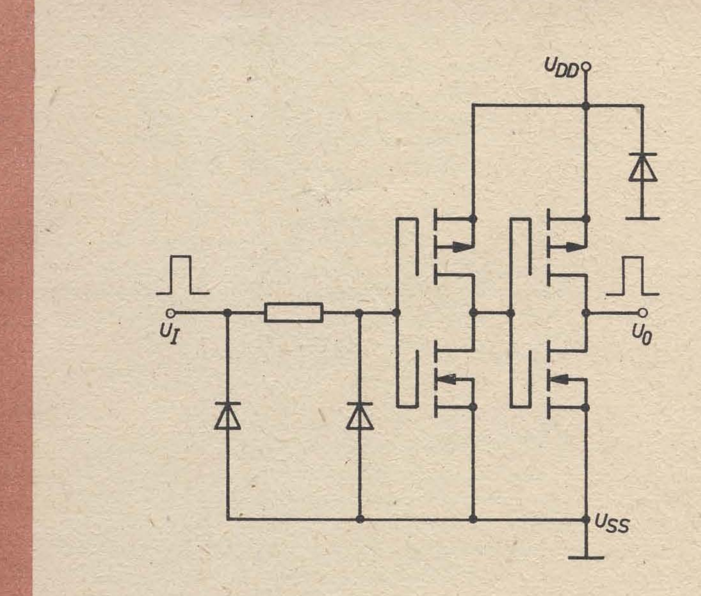


Klaus Schlenzig · Peter Ekne

CMOS-Mosaik '86

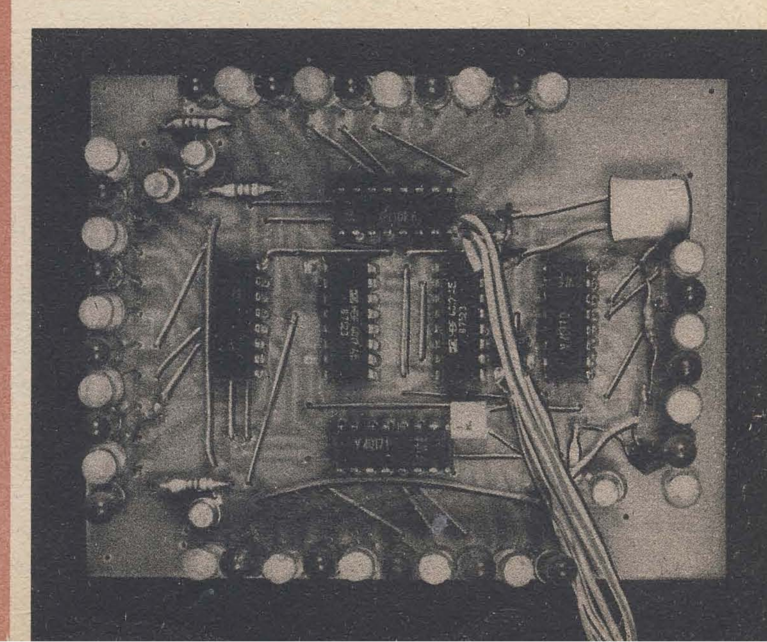
Bauplan 62

ISBN 3-327-00101-4



Aus dem Inhalt

- Kurze CMOS-Kunde
- Hinweise für den Einsatz
- Schutzmaßnahmen und Einsatzregeln
- Eigenschaften der Serie *V 4000 D*
- Typenübersicht
- Einige Grundschaltungen
- Einsatzbeispiele zum Nachbau



Schlenzig, Klaus; Ekne, Peter:
CMOS-Mosaik '86. – Berlin: Militärverlag der DDR, 1986. – 32 Seiten: 36 Bilder – (Bauplan 62)
1. Auflage · © Militärverlag der Deutschen Demokratischen Republik (VEB) · Berlin, 1986 · Lizenz-Nr. 5 · Printed in the German Democratic Republic · Gesamtherstellung: Grafischer Großbetrieb Sachsendruck Plauen · Lektor: Rainer Erlekampf · Typografie: Helmut Herrmann · Redaktionsschluß: 20. Januar 1986 · LSV 3539 · Bestellnummer: 746 798 6 · 00100

Inhalt

1. Einleitung

Dieser Bauplan gibt Auskunft über alle 29 Typen der seit 1985 vollständigen CMOS-Digitalschaltkreisreihe *V 4000* aus dem Kombinat Mikroelektronik. Er erweitert damit die Aussagen von Bauplan 59, dessen wesentlichsten Inhalt er einschließt, um die Vorstellung der jüngsten 7 Typen und wird abgerundet mit einem interessanten Anwendungsbeispiel. Dieses Objekt war bereits in Bauplan 59 angekündigt worden.

Zweifellos hat die CMOS-Technologie zu den bisher attraktivsten Lösungen für digitale Schaltkreise geführt. Ihre hervorragendsten Merkmale sind der extrem niedrige Energiebedarf im statischen Betrieb (sofern die vorgeschriebenen Logikpegel eingehalten werden) und der weite zulässige Bereich der Betriebsspannung. Wo heute noch Frequenzgrenzen den Übergang auf andere Logiksysteme erforderlich machen, dürfte die CMOS-Technik mit neuen Verfahren in den nächsten Jahren einen ihrer letzten relativen Nachteile verlieren. Im folgenden geht es jedoch um eine Reihe, die – zunehmend auch in Form verbilligter Amateurtypen – im Arbeitsbereich bis zu einigen Megahertz in den meisten Fällen die vorteilhafteste Alternative darstellt – in umfangreichen Systemen industrieller Entwicklungen ebenso wie bei interessanten Amateuranwendungen kleineren Schaltkreisbedarfs.

Die Mikroelektronikindustrie der DDR hat in den letzten Jahren konsequent ein solches dem internationalen Standardsortiment entsprechendes Typenspektrum entwickelt. Besonders das entscheidende Detail der Pufferung hebt diese Typen vorteilhaft von den früher gebräuchlichen Reihen ab.

Der vorliegende Bauplan setzt, nun bezogen auf die komplette Reihe *V 4000*, die durch die Baupläne 37 (TTL-Technik) und 43 (Hochvolt-MOS-Technik) begonnene Tradition fort. Das bedeutet, daß der Leser konzentriert alle wichtigen Basisinformationen »auf einem Blatt« vorfindet, auch solche, die speziell aus dem Sortiment abgeleitete Amateurtypen betreffen. Dennoch gelang es, bauplangerecht auch ein durch Leiterbilder und parallel verfügbare ätzfeste *typofix*-Folie nachbaufertiges Objekt auf der begrenzten Fläche unterzubringen. Es kommt zwar vordergründig dem Spieltrieb entgegen, erlaubt aber letzten Endes, sich weiter in CMOS zu üben – einer Technik, mit der es wirklich Spaß macht zu arbeiten (Zitat aus Bauplan 59). Und noch ein Rat und Trost für jene, die Bauplan 59 nicht erhalten konnten und die die dort behandelten CMOS-Objekte bauen möchten: Die 1985 zum Bauplan 59 entwickelte *typofix*-Folie und das wahrscheinlich soeben erschienene Buch »Elektronikbasteln für Wohnen und Spiel« besorgen!

2. Kurze CMOS-Kunde

CMOS bedeutet frei übersetzt komplementäre Schaltungstechnik mit Metalloxid-Feldeffekttransistorelementen. Komplementär heißt in diesem Falle, daß jeweils ein n- und ein p-Kanalelement in Serie zwischen positiver und negativer Betriebsspannung liegen. Die Eingänge beider Elemente sind verbunden. Sie stellen kleine Kondensatoren dar, die im Idealfall den Gleichstrom völlig sperren. Je nachdem, ob der Eingang eine nahe der positiven Speisespannung oder nahe Null liegende Spannung erhält, leitet der untere oder der obere Kanal der in Bild 1 dargestellten einfachen Grundschaltung. Die Reihenfolge dieser Beschreibung entspricht der tatsächlichen Zuordnung, das heißt, hohe Eingangsspannung bedeutet kleine Ausgangsspannung. Die Schaltung nach Bild 1 stellt also einen Inverter dar: H am Eingang führt zu L am Ausgang und umgekehrt.

Innerhalb von CMOS-Systemen wird ein solcher Ausgang so gut wie nicht gleichstrommäßig belastet. Vielmehr addieren sich die kapazitiven Belastungen, repräsentiert durch die angeschlossenen Eingänge anderer CMOS-Einheiten. Darum ist der systeminterne Lastfaktor recht hoch. Man kann durchaus 50 Eingänge an einen Ausgang anschließen. Die kapazitive Belastung wirkt sich erst aus, wenn das System zu arbeiten beginnt, das heißt, wenn sich die anliegenden Pegel ändern. Je schneller das geschieht, um so rascher müssen die angeschlossenen Eingänge umgeladen werden – immer nahezu mit dem gesamten Hub der Betriebsspannung. Das bedeutet Verlustenergie in den Kanalwiderständen der Ausgangsschaltung. Je höher die Frequenz, um so höher die Verluste. Das Umladen von Kapazitäten bringt außerdem Zeitkonstanten und Phasenverschiebungen des Signals, es beeinflußt weiterhin die Flankensteilheit der Impulse. 15 µs wurden im allgemeinen für normale CMOS-Eingänge maximal zugestanden, bis die jeweilige Flanke von 10 % der Impulsamplitude auf 90 % gestiegen oder (umgekehrt) gefallen ist. Das hat gute Gründe, und sie sind besonders gravierend geworden, seit man CMOS-Ausgänge puffert.

Die ersten CMOS-Schaltkreise (international gesehen) waren tatsächlich so einfach im Ausgang ausgelegt wie die Darstellung in Bild 1. Damals kämpfte man noch um jeden Quadratmikrometer Fläche auf dem Siliziumchip. Denn: CMOS-Schaltungen brauchten erheblich mehr Fläche als in der Anwendung mit ihnen vergleichbare bipolare Schaltungen. Diese direkte Ausgangsschaltung hatte jedoch eine Reihe von Nachteilen. Da war zunächst die geringe Verstärkung eines solchen Inverterelements. Das brachte beim Umschalten eine relativ »weiche« Übergangskennlinie. Des weiteren waren die Kanalwiderstände nicht gerade klein. Das bedeutete eine geringe statische Ausgangsbelastbarkeit, wichtig im »Interface« mit der Umgebung des Systems, wo Steuerströme verlangt werden. Hohe Kanalwiderstände im Verein mit noch relativ großen Elementen auf dem Chip – was wiederum größere Eingangskapazitäten hieß – rückten diese CMOS-Familien ans Ende der Anwendungsskale, wenn es um Schnelligkeit, sprich Frequenz, ging. Bei etwa 5 MHz war damit meist die obere Anwendungsgrenze gegeben. Doch das war schon ein Mehrfaches etwa der Hochvolt-MOS-Technik, der sie den extrem kleinen Ruhestrom voraus hatten und deren Einsatzgebiete ja auch gar keine so hohen Frequenzen erforderten. So vermochten schon diese ungepufferten CMOS-Typen überall dort, wo ihre Eigenschaften es zuließen, sowohl jene Hochvolt-MOS-Technik wie auch vielerorts »langsamere« TTL-Anwendungen vorteilhaft abzulösen. Dem Amateur werden von diesen in der DDR nicht hergestellten ersten CMOS-Familien vor allem die *K 176*-Reihe aus der UdSSR und NSW-Typen der Reihen *CD 4000 A* u. ä. bekannt sein. Als Restbestände der Industrie, die sich zunehmend auf gepufferte Typen umstellen konnte, gelangten sie in den Handel und waren noch vielerorts relativ preiswert zu erwerben.

Mit den technologischen Fortschritten auch auf dem Gebiet der CMOS-Technik gelang es, die einzelnen Elemente wesentlich kleiner zu fertigen. Das ließ mindestens 2 wichtige Verbesserungen zu: Die strukturbedingt erforderlichen Schutzmaßnahmen gegen Zerstörung infolge statischer Elektrizität konnten wesentlich umfangreicher und damit wirksamer gestaltet werden. Den Ausgängen der meisten Typen wurden »gepufferte« Trennstufen angefügt. Die von manchen Herstellern publizierten Innenschaltungen dieser neuen Typen sahen auf den ersten Blick nun vielleicht etwas verwirrend aus – ein NOR war beispielsweise nicht mehr unbedingt gleich als solches zu erkennen. Doch das Zusammenspiel brachte wieder die Zielfunktion. Aber Innenschaltungen im Detail wiederzugeben bringt dem Schaltungspraktiker heute nur noch in Spezialfällen wirklichen Nutzen. Wichtiger sind die Informationen des Herstellers über die Eigenschaften beim Einsatz, über die zulässigen Betriebsbedingungen und über die zu erwartenden Effekte beim Berühren von Grenzen (ein vor allem beim Amateur bisweilen aus Unkenntnis oder Sorglosigkeit gegebener Fall).

3. Hinweise für den Einsatz

Zu den wichtigsten Ergebnissen des Pufferns zählt zweifellos die erreichte hohe interne Verstärkung. Sie führt zu einer beeindruckenden Versteilerung der Übergangskennlinie. Bild 2 macht das qualitativ im Vergleich mit einem ungepufferten Typ deutlich. Verbunden damit ist, daß der Umschaltpunkt nahe der halben Betriebsspannung liegt. So hat die Familie der gepufferten Digitalschaltkreise eine sehr gute Störfestigkeit. Beim Betrieb mit 5 V gelingt es bei entsprechenden Betriebsfrequenzen auch ohne große Probleme, CMOS- und (besonders LS-) TTL-Schaltkreise im gleichen System zu benutzen. Schließlich arbeiten ja auch beide in »positiver Logik«.

Die hohe Gesamtverstärkung (man spricht von rund 60 dB gegenüber weniger als 30 dB bei den ungepufferten Typen) bringt aber auch Probleme. Sie liegen im Übergangsbereich. Nach außen hin bleibt ein Eingangssignal tatsächlich jetzt fast bis zur Hälfte der Betriebsspannung ohne Wirkung. Innen jedoch – sozusagen »vor« der Pufferstufe – ist die Schaltung »weich« geblieben. Das heißt, es fließen Querströme, sobald sich die Eingangsspannung vom sauberen H- oder L-Pegel entfernt. Schon 0,5 V können sich dabei spürbar auswirken. Man erkennt es bei einer Messung der Stromaufnahme des Schaltkreises. Bild 3 zeigt das Ergebnis eines solchen Tests.

Wenn die Eingangsspannung sich in der Nähe des Umschaltpunkts zu langsam ändert, so beantwortet das ein ungepufferter Typ meist nur mit entsprechend höherer Stromaufnahme. Ein gepufferter dagegen beginnt zu schwingen. Die Frequenz dieser Schwingung liegt im Megahertzbereich. Außerdem entsteht dadurch wiederum eine recht hohe Verlustleistung in Form von Wärme im Schaltkreis. Daher die Herstellerforderung nach steilen Schaltflanken von weniger als 1 µs Übergangszeit. Diese Auflage läßt sich im System meist erfüllen. Eingangsgrößen aus der Umgebung dagegen ändern sich oft wesentlich langsamer. In solchen Fällen helfen spezielle Schaltungen, Schmitt-Trigger z. B. Man kann einen Schwellwertschalter aus Gattern zusammensetzen, wie es beispielsweise noch Bauplan 37 in TTL-Technik zeigte. Das CMOS-Sortiment unserer Industrie enthält jedoch einen integrierten Schmitt-Trigger-Schaltkreis, was die Sache wesentlich vereinfacht. Dazu später mehr.

Gepufferte Typen haben im Unterschied zu ungepufferten recht niedrige Kanalwiderstände, und sie unterscheiden sich auch in den beiden Richtungen (von Plus her und nach Masse hin) nicht mehr. Daher sind die Ausgänge besonders oberhalb von 5 V Betriebsspannung durch Kurzschlüsse gefährdet. Konnte man bei ungepufferten Typen bisweilen einen Transistor als Ausgabeelement unbedenklich direkt an einen Ausgang legen, wenn dieser keinen strengen Logikpegelforderungen unterlag, so ist das bei gepufferten Typen auf jeden Fall zu vermeiden.

Unbedingt eingehalten werden muß auch die obere Betriebsspannungsgrenze. Strukturbedingt enthält nämlich jede CMOS-Einheit einen leider nicht zu vermeidenden sogenannten parasitären Thyristor. Er zündet, wenn die zulässige Betriebsspannung auch nur kurzzeitig überschritten wird, und führt infolge des dann auftretenden hohen Querstroms zur Zerstörung des Schaltkreises. Man muß also in der Stromversorgung Maßnahmen treffen, die sowohl das statische Überschreiten der zugelassenen 15 V verhindern als auch Störimpulse auf diesen Wert begrenzen. Einen gewissen zusätzlichen Schutz stellt die Regel dar, CMOS-Stromversorgungen im entnehmbaren Strom auf den erforderlichen Höchstwert zu begrenzen. Insgesamt läßt sich also der Vorteil der CMOS-Technik gegenüber anderen Schaltkreisserien bezüglich des weiten zulässigen Bereichs der Speisespannung und der dadurch unproblematischen Versorgung nicht immer voll nutzen. Noch am besten dürfte der Einsatz mit Batteriespeisung und ohne direkte Kopplung mit impulserzeugenden Peripherieschaltungen diesen Vorstellungen entgegenkommen. In netzversorgten und mit Störquellen verbundenen Schaltungen dagegen sollte der zweckmäßigsten Stromversorgungsschaltung größere Aufmerksamkeit gewidmet werden. Dabei bietet sich heute z. B. der Einsatz integrierter einstellbarer Spannungsregler aus der Reihe *B 3170* an. Man bedenke jedoch, daß durch diese relativ »langsamen« Regler hindurch schnelle Spannungsimpulse dennoch durchgreifen können. Z-Dioden mit Durchbruchsspannungen unter 15 V, aber deutlich über der vom Regler konstant gehaltenen Spannung liegend, oder auch Varistoren in diesem Bereich sind für härtere Einsatzfälle daher durchaus am Platze.

4. Schutzmaßnahmen und Einsatzregeln

4.1. Schutzbeschaltung

Bild 4 zeigt die umfangreiche Schutzbeschaltung von modernen CMOS-Typen. Sie gewährt aber keinen unbegrenzten Schutz. Das Durchbrechen der »hauchdünnen« Isolierschichten der Eingangselektroden kann nur durch weitere Vorsichtsmaßnahmen verhindert werden. Viele diesbezügliche Anwendungsregeln gehen bereits aus den bisherigen Ausführungen hervor. Der Hersteller hat in der Firmenschrift »Einbau- und Lötvorschriften« alle wichtigen Regeln zusammengefaßt. Es folgt nun eine den bisherigen Text ergänzende Zusammenfassung daraus, erweitert um einige zusätzliche Empfehlungen.

4.2. Behandlungsrichtlinien bezüglich elektrostatischer Gefahren

Bei Lagerung und Transport sowie am Arbeitsplatz sind die folgenden Hinweise zu beachten:

- Statische Aufladungen unbedingt vermeiden.
- Schaltkreise auf leitfähigen Unterlagen aufbewahren.
- Erst kurz vor Einbau entnehmen.
- Als jeweils letztes Bauelement einsetzen.
- Geerdete Lötkolbenspitze möglichst eines vom Transformator gespeisten Lötkolbens benutzen.
- Da auch Zunder isoliert, Spitze öfter mit Arbeitsplatzmasse in Berührung bringen.
- Vor dem Berühren Ladungsausgleich zwischen Arbeitsplatz, Mensch und Verpackung sicherstellen (anfassen).
- Leitende, geerdete Arbeitsplatte verwenden (z. B. kupferkaschiertes Basismaterial).
- Industriell wird Armband empfohlen, das über 100 bis 200 kΩ (2 W) mit der geerdeten Arbeitsplatte zu verbinden ist.
- Die relative Luftfeuchte soll mindestens 40 % betragen.
- Anschlüsse möglichst nicht mit der Hand berühren; auf jeden Fall vor Entnehmen Ladungsausgleich durchführen (s. o.).
- Kleidung, Sitzmöbel und Fußbodenbelag dürfen keine elektrostatischen Aufladungen erzeugen. Daher ungelackte Holzstühle mit Stoffpolster benutzen, keine Dederonkleidung, keine synthetischen Teppiche.

4.3. Schaltungsgrundregeln

- Integrierte Schutzdioden nicht für Schaltungszwecke verwenden.
- Nichtbelegte oder durch »i. V.« gekennzeichnete Anschlüsse außer in speziellen, vom Hersteller genannten Fällen nicht beschalten.
- Auch kurzzeitiges Überschreiten der festgelegten Grenzwerte unbedingt vermeiden (Vorsicht beim Abschalten induktiver Bauelemente wie Relais u. ä.).
- Falschgepolte Betriebsspannung vermeiden, kann Schaltkreis zerstören! Ursachen von Falschpolung sind u. a. verpolte Betriebsspannung, falsches Einsetzen des Schaltkreises, z. B. auch in eine zu große Meßfassung (von der Zahl der Anschlüsse her), fehlende Masse, Prüfen mit ungeeigneten Meßmitteln.
- An den Stirnseiten herausragender Trägerstreifen darf nicht leitend mit anderen Schaltungsteilen in Berührung kommen.
- Unbenutzte Eingänge sind je nach Funktion mit U_{DD} (NAND) oder U_{SS} (also meist Masse; NOR) zu verbinden. Sonst kann die Eingangskapazität undefiniertes Potential aus der Umgebung aufnehmen. Das bringt den Schaltkreis leicht in den gefährlichen Übergangsbereich zwischen L und H, die Stromaufnahme steigt drastisch, und eine Zerstörung ist möglich. Auch Eingänge unbenutzter Schalteinheiten sind derart definiert vorzuspannen.

4.4. Leistungsaufnahme

Die statische Leistungsaufnahme setzt sich aus dem Produkt der Sperr- und Oberflächenleckströme und der Betriebsspannung zusammen. Zu erwarten sind einige hundert Nanowatt (10^{-9} W). Die dynamische Leistungsaufnahme hat mehrere Komponenten:

– Stromspitzen beim Durchlaufen des Übergangsbereichs, wenn n- und p-Kanal gleichzeitig leiten. Das macht in der Praxis etwa 10 % der gesamten Leistungsaufnahme aus.
– Auf- und Entladeströme durch die Lastkapazität ergeben einen linear mit der Schaltfrequenz und quadratisch mit der Speisespannung wachsenden Anteil: $P_C = C_L \cdot U_{DD}^2 \cdot f$.
– Auch die internen Kapazitäten des Schaltkreises wirken sich in dieser Weise aus.

CMOS-Schaltkreise der V-Serie dürfen bis 70 °C mit insgesamt 300 mW, bis 85 °C fallend bis 150 mW belastet werden; je Gatter im Schaltkreis sind bei Einhalten dieser Gesamtbedingung 100 mW zulässig.

Bei Kurzschlüssen der Ausgänge gegen U_{DD} oder U_{SS} sind vor allem bei höheren Betriebsspannungen Ausfälle zu erwarten, nämlich dann, wenn dadurch die Gesamtverlustleistung überschritten wird. Höhere Betriebsspannung ist jedoch mit höherer Grenzfrequenz verbunden, so daß schon aus diesem Grunde nicht immer beispielsweise mit 5 V gearbeitet werden kann.

4.5. Stromversorgung

Bereits weiter vorn war auf die Problematik der oberen Grenze der Betriebsspannung hingewiesen worden. Bild 5 gibt für solche Extremfälle bezüglich Speisespannung und zu erwartenden Störimpulsen eine Empfehlung für eine Schutzbeschaltung, die auf jeder Leiterplatte einmal anzubringen ist. Für die Durchbruchsspannung der Z-Diode gilt $(U_{DD} - U_{SS}) < U_Z < 15$ V. Der Vorwiderstand wird so bemessen, daß auftretende Spannungsspitzen die Z-Diode nicht zerstören können. Man beachte, daß über ihm auch im normalen Betrieb ein Spannungsabfall entsteht. Das kommt jedoch der Regel entgegen, den verfügbaren Strom dem nur tatsächlich erforderlichen anzupassen (Strombegrenzung, wenn der parasitäre Thyristor zündet). Daraus folgt, daß diesen Regeln nicht unterworfene Schaltungsteile auf der »höheren« Seite (vor dem Widerstand) anzuschließen sind. Das wiederum zwingt zu Überlegungen bezüglich Spannungsunterschieden zwischen diesen Schaltungsteilen und der CMOS-Schaltung. Es muß gewährleistet bleiben, daß Eingangsspannungen für die CMOS-Schaltung von solchen Schaltungsteilen her weiterhin unter der CMOS-Betriebsspannung bleiben!

Der Keramik-Scheibenkondensator parallel zur Z-Diode unterstützt einerseits bei Schaltspitzen in der Schaltung die Speisespannung und fängt andererseits auch schnelle Spannungsspitzen aus der Versorgungseinheit ab.

4.6. Eingangsspannungen

Weil dies ein so wichtiges Detail des Einsatzes ist, klang es schon mehrmals in diesen Betrachtungen an: Da die Eingangs-Schutzdioden ab etwa 0,5 V verpolter Eingangsspannung leiten, muß stets dafür gesorgt werden, daß die Eingangsspannung U_I im Bereich $(U_{SS} - 0{,}5\text{ V}) < U_I < (U_{DD} + 0{,}5\text{ V})$ bleibt. (U_{DD} ist die positive Betriebsspannung; U_{SS} nennt man bei CMOS-Schaltungen die negative Betriebsspannung. Sie ist meist mit Masse identisch.) In vielen Einsatzfällen können Widerstands-Dioden-Netzwerke zusätzlich die Einhaltung der U_I-Regel unterstützen.

Zeitlich muß dafür gesorgt werden, daß stets die Reihenfolge $U_{DD} - U_I$ beim Einschalten und $U_I - U_{DD}$ beim Ausschalten eingehalten wird. U_I ohne U_{DD} ist unzulässig! Es kann z. B. dazu führen, daß (vgl. Bild 4) die Eingangsdiode 1 leitend wird und daß damit die Eingangsspannung zur Versorgungsspannung des Schaltkreises wird!

Wo sich die Eingangsregeln nicht mit Sicherheit einhalten lassen, müssen unter Berücksichtigung der Eigenschaften der Gesamtschaltung Schutzwiderstände vor den Eingängen vorgesehen werden. Sie sollen mögliche Eingangsströme auf höchstens 10 mA begrenzen. Das bedeutet allerdings zusammen mit der Eingangskapazität ein zusätzliches RC-Glied, so daß sich die Schaltgeschwindigkeit verringert.

Da längere Signalleitungen vor Eingängen die Gefahr eingekoppelter Störsignale erhöhen, ist auch in solchem Fall ein Serienwiderstand zu empfehlen, dem unter Berücksichtigung der Schaltungsdaten eine Kapazität zwischen Eingang und Masse zuzuordnen ist.

Beim Zusammenschalten mit TTL-Ausgängen sollte ein »Pull-up«-Widerstand nach Plus der TTL-Speisespannung dafür sorgen, daß bei gesperrtem TTL-Ausgang ein für die CMOS-Schaltung ausreichender H-Pegel gesichert wird (Bild 6).

Bei zu flachen Eingangsimpulsen (schon im Mikrosekundenbereich) ist z. B. bei getakteten Schaltungen kein exaktes Triggern mehr möglich. In solchen Fällen also einen »*4093*« einsetzen! Ab etwa 1 ms Anstiegs- und Abfallzeiten schließlich entstehen, wie ebenfalls schon kurz erwähnt, durch die meist im Millivoltbereich liegenden Störspannungen auf U_{DD} und U_I Schwingungen auf den Flanken der Ausgangsimpulse.

4.7. Ausgänge

Es gelten folgende Herstellerregeln:
– Zulässige Verlustleistung einhalten.
– Kurzschlüsse vermeiden.
– Keine Ausgänge miteinander verbinden, außer bei Tri-State-Ausgängen oder unter Einhaltung der folgenden Regel.
– Parallelschalten von Gattern für größere Ausgangsbelastung ist nur bei Gattern desselben Schaltkreises zulässig. Dabei muß wieder die je Ausgang erlaubte maximale Verlustleistung eingehalten werden.
– Ausgangslasten nur an Spannungen legen, die höchstens gleich der Betriebsspannung der Schaltkreise sind; allgemeiner: Diese Spannungen müssen im Bereich zwischen U_{DD} und U_{SS} bleiben.
– Ausgangslastkapazitäten unter 5 nF halten, P_C-Gleichung beachten.
– Überlasten von Ausgangstransistoren ist auch möglich, wenn der Schaltkreis im »quasilinearen« Verstärkerbetrieb oder als Multivibrator arbeitet. Der Hersteller empfiehlt dafür ungepufferte Typen wie den *V 4007 D*. Aber auch mit dem *4093* sind Multivibratoren problemlos zu realisieren.

4.8. Batteriebetrieb

Viele mit CMOS-Schaltkreisen bestückte Geräte sind – unterstützt durch den extrem kleinen Ruhestrombedarf bei sauberen Ruhepegelverhältnissen – als ortsunabhängige, batteriegespeiste Einheiten konzipiert. Vor allem der Amateur wird von diesen Möglichkeiten gern Gebrauch machen. Diese Geräte sind aber im allgemeinen nicht definiert geerdet. Es gibt daher viele Wege für das Eindringen von die Schaltkreise gefährdender elektrischer Energie. Der Hersteller nennt 3 kritische Fälle:
– Gerät führt hohes Potential (+ oder −), der es berührende Mensch befindet sich auf Erdpotential.
– Gerät führt Erdpotential, der Mensch ist geladen.
– Beide Partner sind unterschiedlich aufgeladen.

Daher wird empfohlen:
– Gehäuse aus Metall (bzw. aus kupferkaschiertem Basismaterial) oder aus antistatischem Material (Holz, bestimmte Plastwerkstoffe).
– Gehäuse mit Antistatikmitteln behandeln (Spray, Tuch).
– Antistatische Verpackung benutzen.
– Beim Verpacken und beim Batteriewechsel hohe relative Luftfeuchte anstreben (> 50 %).

Im Gerät selbst gibt es noch einige schaltungstechnische Möglichkeiten, die die Wirkung von elektrostatischen Entladungen vermindern. Diese Entladungen kommen bei sonst richtig konstruierten Geräten (Ein- und Ausgangsschutz!) vor allem über die Batterieklemmen in das Gerät. Daher gilt:
– Die Betriebsspannungsanschlüsse sind zunächst direkt an den Schaltkreis zu führen. Müssen andere Schaltkreiseingänge galvanisch oder kapazitiv mit einem Betriebsspannungspol verbunden werden, dann bitte direkt am Schaltkreis.
– Bei Oszillatoren sollten Trimmer und Festkondensator im Sinne eines kapazitiven Spannungsteilers an unterschiedliche Betriebsspannungspole angeschlossen werden.
– Alle Leitungen sind so kurz wie möglich zu gestalten.
– In die Zuleitungen von der Batterie sind gegebenenfalls 10-µH-Drosseln zu legen und an die Schaltkreis-Versorgungsanschlüsse keramische Scheibenkondensatoren von 10 bis 100 nF.
– Schaltkreisanschlüsse, die aus Gründen der Gerätefunktion nach außen geführt werden müssen, sind unter Berücksichtigung der weiterhin einwandfreien Funktion mit RC- oder (und) RD-Beschaltungen zu schützen. Die Bedingungen gehen aus den bisherigen Ausführungen hervor.
– Eingänge, die (nicht nur bei Batteriegeräten!) generell im Betrieb zeitweise offen bleiben müssen, sind über höchstens 10 MΩ an U_{DD} oder U_{SS} zu legen, je nach Schaltkreistyp.

5. Eigenschaften der Serie *V 4000 D*

CMOS-Schaltkreise wurden in 2 Betrieben des Kombinats Mikroelektronik entwickelt. Die 4 Typen des VEB ZFTM Dresden waren als erste auch für Amateure greifbar. Über die mit einem *S* statt *U* gekennzeichneten verbilligten Amateurtypen gibt es Datenmaterial, dessen Hauptaussagen in Tabelle 1 zusammengefaßt worden sind. Das *U* stellt keinen Druckfehler dar. Es bedeutet, daß diese Typen zunächst nur für den Betriebstemperaturbereich von 0 bis +70 °C vorgesehen waren. (Die Amateurtypen werden ohnehin nicht in diesem großen Bereich geprüft, wenn sie auch real oft bis zu den Grenzen der Standardtypen funktionieren.) Bis zum Erscheinen dieses Bauplans dürften aber in Anpassung an das übrige Sortiment ebenfalls *V*-Versionen (−25 bis +85 °C) vorliegen. Es sei daher gestattet, in diesem Bauplan einheitlich das *V* zu benutzen bzw. eben nur mit den Typennummern zu operieren. Gerade bei den meisten Amateuranwendungen spielen diese Unterschiede ohnehin meist keine Rolle.

Die für den Bauplanleser wichtigsten Daten der Standardtypen des VEB Mikroelektronik *Karl Marx* (Amateurtypen von dort sind mit einem *S1* hinter der Typennummer gekennzeichnet) sind Tabelle 2 und den folgenden Angaben zu entnehmen:

- Bei Gatterschaltkreisen liegt die Stromaufnahme I_{DD} in Abhängigkeit von der Betriebsspannung zwischen 5 und 30 µA.
- Bei Flip-Flop, Zählern und Schieberegistern können I_{DD}-Werte bis etwa 500 µA auftreten.
- Standardtypen der V-Serie können zwischen −25 und +85 °C eingesetzt werden.
- Die Flankensteilheit von Eingangssignalen soll unter 1 µs bleiben.
- Die Eingangskapazität beträgt einheitlich maximal 7,5 pF.
- Eine maximale Lastkapazität von 5 nF ist zulässig.
- Je Ausgang sind 100 mW Verlustleistung zugelassen, doch je Schaltkreis dürfen insgesamt 300 mW bis zu 70 °C nicht überschritten werden.
- Die dynamischen Parameter liegen im Nanosekundenbereich und verbessern sich mit wachsender Betriebsspannung. Für den Typ *V 4029 D*, einen Zählerschaltkreis, werden beispielsweise folgende maximale Taktfrequenzen genannt: 2 MHz bei 5 V, 4 MHz bei 10 V und 5,5 MHz bei 15 V.

6. Typenübersicht – Teil 1

Eine nach Typennummern geordnete Übersicht zu allen ab 1985 vorliegenden CMOS-Digitalschaltkreisen aus der Inlandsfertigung gibt Tabelle 3. Tabelle 4 wiederholt diese Darstellung in der Ordnung nach Typengruppen. Das erleichtert oft Einsatzentscheidungen. Die folgenden Kurzbeschreibungen sind bis auf die als letzte fertiggestellten Typen nach Tabelle 4 geordnet. Die erst 1985 verfügbaren 7 zusätzlichen Schaltkreistypen sind in Abschnitt 7. zusammengefaßt.

6.1. Gatter

Die von TTL her geläufigen NAND-Gatter mit einer unterschiedlichen Zahl an Eingängen wiederholen sich in CMOS-Technik in den Typen *4011, 4012* und *4023* in der Reihenfolge 4 Gatter mit 2, 2 Gatter mit 4 und 3 Gatter mit 3 Eingängen. Man beachte aber die von der TTL-Technik stark abweichende Anschlußbelegung (Bild 7). Einheitlich wie bei TTL sind dagegen die Betriebsspannungsanschlüsse angeordnet (gilt für alle in diesem Bauplan vorgestellten Typen außer *4050*!): U_{SS} ist stets letzter Anschluß der 1. Reihe, also 7 bzw. 8, U_{DD} (d. h. die positive Speisespannung) liegt am letzten Anschluß der 2. Reihe (14 bzw. 16). Da die Pegelbedingungen bereits aus den allgemeinen Informationen hervorgehen und da auch zum Ein- und Ausgangsverhalten schon einiges erläutert worden ist, bleibt zu den einfachen Gattern nicht mehr viel zu sagen: Zum Sortiment gehören auch 2 ODER-Schaltkreise, der *4001*, ein 4fach-NOR mit je 2 Eingängen, und das ebenfalls 4fache Exklusiv-OR *4030*. Wer bisher nur mit TTL zu tun hatte, wird also einerseits mit vertrauter positiver Logik arbeiten können, sich bezüglich der NOR-Eigenheiten jedoch etwas eingewöhnen müssen. Dazu eignet sich der noch folgende Abschnitt zu Grundschaltungen der CMOS-Technik. Die Tabellen 5 bis 9 erleichtern den Umgang. Man beachte, daß 2 Eingänge nur 2 Bit, 4 aber eben 4 Bit verarbeiten können. Da die Aussage bezüglich des Ausgangspegels bei den 3- und 4-Eingangs-Typen jedoch stets nur dann L lautet, wenn alle Eingänge H führen, sind diese Funktionstabellen nicht in ihrer vollen Schrittlänge wiedergegeben worden.

6.2. Inverter und Treiber

Im internationalen Sprachgebrauch spricht man statt von Treibern oft auch von Puffern. Es sind dies Schaltkreise mit höherer Ausgangsbelastbarkeit, die den Übergang auch zu externen Schaltungen erleichtern und dabei deren Rückwirkungen auf das System abfangen sollen. Da man sowohl invertierende wie auch nichtinvertierende Typen braucht, sind im Sortiment beide enthalten. Den besonderen Bedingungen der Mikroprozessortechnik gemäß wird dabei auch ein Typ angeboten, der durch Tri-State-Verhalten Busbetrieb ermöglicht. Das heißt: Außer den Zuständen L und H an den Ausgängen kann dieser Schaltkreis (es ist der Typ *40098* – man beachte die Doppelnull!) auch in einen hochohmigen Ausgangszustand versetzt werden. In diesem Zustand nimmt er am übrigen »Schaltungsgeschehen« nicht teil. Seine Ausgänge können sich daher ein gemeinsames Leitungsbündel (den »Bus«) mit anderen Schaltkreisen teilen. Auf diesem Bus wird der Datenverkehr abgewickelt. Den Verkehrsfluß regelt man dabei mit entsprechend gewählten L- und H-Signalen an den Freigabeeingängen (»enable«) dieser Schaltkreise. Beim *40098* z. B. bedeutet L an den (negierenden) $\overline{CE}$-Eingängen normalen Inverterbetrieb. Von den 6 Invertern des *40098* sind 4 bzw. 2 bezüglich CE zusammengefaßt. Das kommt üblichen Wortbreiten entgegen (4 oder 8 Bit).

Die Tabellen 10 und 11 informieren über die speziellen Daten von *4050* (nichtinvertierend) und *40098* (invertierend). Es handelt sich dabei bereits um die Amateurvarianten dieser Schaltkreise.

Die Anschlußbelegungen gehen aus Bild 8 hervor (*4050* beachten!). Dort ist ein weiterer Schaltkreis zu erkennen. Er nimmt eine gewisse Sonderstellung im Sortiment ein. Das liegt zum einen daran, daß er keine Pufferstufen in den Ausgängen hat, und zum anderen an der Einzelzugänglichkeit der meisten seiner Anschlüsse.

Der *4007* kann dadurch multivalent genutzt werden. In den alten, ungepufferten internationalen CMOS-Serien Bewanderte werden außerdem erkennen, daß gewisse Vorzüge jener Typen mit dem *4007* neu genutzt werden können. So verkraftet der *4007* Oszillatorbetrieb ohne Gefährdung, läßt sich beliebig als Inverter ohne Übergangsschwingen auch bei ungünstigen Flankenbedingungen nutzen und kann außerdem die Zeitspanne überbrücken, bis der Analogschalter *4066* verfügbar sein wird. Analoganwendungen, digital oder auch mit Zwischenzuständen bei minimaler Belastung der Steuerquelle, sind überhaupt ein interessantes Experimentierfeld für diesen Schaltkreis beim Amateur. Dabei aber stets beachten, daß keine unzulässigen Spannungsbedingungen auftreten! Wie Bild 9 zeigt (diesmal ist die Detailinnenschaltung durchaus von Nutzen!), enthält der *4007* 3 p- und 3 n-Kanaltransistoren. Aus ihnen wurden 2 Komplementärpaare und 1 Inverter gebildet. Der Unterschied zwischen beiden Konfigurationen besteht vor allem darin, daß die Drainanschlüsse der beiden Paare einzeln herausgeführt worden sind, was den Einsatzspielraum erheblich vergrößert. Der Inverter dagegen stellt im Grunde einen ungepufferten Inverter alter Art dar mit der für manche Zwecke günstigen Besonderheit kleiner Verstärkung im Übergangsbereich. Das trifft selbstverständlich auch auf die beiden ebenfalls zu solchen Invertern verknüpfbaren Komplementärpaare zu.

6.3. Multifunktionsgatter, Multiplexer

Über die Wortwahl in der Überschrift und wohl auch bisweilen über die im Bauplan gewählte Typeneinteilung gibt es sicherlich unterschiedliche Ansichten. Sie wurde an internationale Unterlagen angelehnt. Die in diesem Abschnitt zusammengefaßten beiden Schaltkreise haben gemeinsam, daß man sie – sozusagen »auf höherer Ebene«, verglichen mit dem soeben vorgestellten *4007* – vielseitig nutzen kann.

Der *4019* enthält einen Multiplexer für 4 Bit mit je 2 Eingängen. Datenwort A wird an IA1 bis IA4 gelegt, Datenwort B an die entsprechenden B-Eingänge. Ein AND/OR-Auswahlgatter steuert mit seinen Eingängen A und B, was an den 4 Ausgängen erscheint. Dabei gilt On = IAn · IA + IBn · IB. Genauer heißt das: Liegen IA und IB an Masse, so bleiben auch die Ausgänge auf dem Pegel L. Bei H an IA und L an IB wird Wort A durchgeschaltet und umgekehrt. Führt sowohl IA als auch IB H, liefern die Ausgänge eine logische ODER-Verknüpfung der Eingangssignale. Das heißt: H an IAn oder IBn ergibt H an On. L erscheint bei dieser Verknüpfung an On, wenn An und Bn L erhalten. Man beachte, daß dieser Schaltkreis ein Datenwähler und kein Datenverteiler ist!

Als Multifunktionsgatter kann der mit 8 Eingängen (I1 bis I8) ausgestattete *4048* über 3 Steuereingänge (IA, IB, IC) auf ganz unterschiedliches Ausgangsverhalten gebracht werden. Zudem weist der

Ausgang noch Tri-State-Verhalten auf (Steuerung über OE), und über den Eingang Ex kann man die Logikeingänge erweitern. Es handelt sich also wiederum um einen besonders für die Mikroprozessortechnik überaus interessanten Schaltkreis.

Bild 10 informiert über Anschlußbelegungen und Logiksymbole der beiden Typen, und aus den Tabellen 12 und 13 läßt sich das logische Verhalten ablesen.

6.4. Schmitt-Trigger

In diesen Abschnitt paßt nur der *4093*. Gemäß Bild 11 ist der *4093* ein spezielles 4fach-NAND mit je 2 Eingängen. Diese Eingänge sind jedoch so gestaltet, daß ihnen langsam veränderliche Signale angeboten werden können. Bei einem von Exemplar und Höhe der Betriebsspannung abhängigen Pegelwert (zwischen 60 und 70 % von U_{DD}) schaltet der Ausgang von H auf L, aber erst zwischen 25 und 35 % von U_{DD} wieder von L auf H. Die Hysterese beträgt also 25 bis 30 % der Betriebsspannung. Der Ausgang des *4093* ist in der Lage, mindestens 1 TTL-Eingangslast in beiden Richtungen zu steuern. Er kann damit vielseitig genutzt werden.

6.5. Speicherregister

Im internationalen Sprachgebrauch werden die beiden im folgenden vorgestellten Schaltkreise als Latches bezeichnet. Für den Zustand der Beibehaltung der eingegebenen Daten unter bestimmten Eingangsbedingungen wurde dieser Begriff auch in deutschsprachigen Unterlagen übernommen. Die Tabellen 14 und 15 beweisen das. Bild 12 faßt Anschlußbelegungen und Logiksymbole der beiden Schaltkreise zusammen, um die es hier geht.

Der *4042* enthält 4 Zwischenspeicher, die über einen gemeinsamen Takt geladen werden. Diesen Schaltkreis nennt man auch 4-Bit-Auffangregister. Die an den 4 D-Eingängen anliegende Information wird gespeichert. Sie erscheint an den Ausgängen, wenn die Eingänge C und P gemeinsam H oder L erhalten. L an P heißt damit, daß bei L an C übernommen wird und im umgekehrten Fall mit H. Damit läßt sich das aktive Speichersignal frei wählen. Die Ausgangssignale sind auch in negierter Form verfügbar.

Der *4044* besteht aus 4 unabhängig voneinander verwendbaren RS-Flip-Flop. Sie werden jedoch gemeinsam über den Steuereingang CE bei Bedarf mit L in den hochohmigen Ausgangszustand versetzt. Es handelt sich also wieder um einen Schaltkreis mit Tri-State-Verhalten. Gemäß Tabelle 15 ergibt L an R L an Ausgang Q. Dieser Schaltkreis hat keine negierenden Ausgänge. Bei L an S führt Q H. Somit sind bezüglich der Pegel, wie Tabelle 15 auch zum Ausdruck bringt, die Eingänge R und S negierend.

Man beachte, daß dieser Schaltkreis nur ganz einfache, ungetaktete Flip-Flop enthält, was zu Einschränkungen im Einsatz führt (ungeeignet zum Zählen und für Schieberegister).

6.6. D- und Master-Slave-Flip-Flop

Dadurch, daß sich diese beiden Schaltkreise sowohl getaktet als auch im direkten Betrieb einsetzen lassen, unterscheiden sie sich wesentlich von dem im vorangegangenen Abschnitt mitbehandelten einfachen RS-Flip-Flop. Beide Schaltkreise enthalten jeweils 2 unabhängig voneinander nutzbare Einheiten. Die Tabellen 16 und 17 geben über das Verhalten dieser Flip-Flop bei unterschiedlichen Betriebsfällen Auskunft, während Anschlußbelegungen und Logiksymbole aus Bild 13 hervorgehen. Die Tabellen zeigen, daß für die getaktete Betriebsart die Eingänge R und S an L liegen müssen, während über sie in der direkten Betriebsart gesteuert wird.

Bei D-Flip-Flop *4013* wird die am Eingang D liegende Information in der getakteten Betriebsart mit der L/H-Flanke des an C anliegenden Taktes in das Flip-Flop übernommen und erscheint an den Ausgängen Q und $\overline{Q}$ normal und invertiert. In der direkten Betriebsart führt H an R zu L an Q und H an S zu H an Q.

Beim *4027* steuert die H/L-Flanke des Taktes an C zunächst die Übernahme der an den Eingängen J und K liegenden Informationen in den Masterteil des Flip-Flop. Die Potentiale der beiden Ausgänge ändern sich dabei noch nicht. Die folgende L/H-Flanke des Taktes bringt die Information intern vom Master in den Slave. Erst jetzt erscheint sie an den Ausgängen in direkter und invertierter Form. Im

Unterschied zu diesem getakteten Betrieb wird im direkten Betrieb wieder mit den Eingängen R und S gesteuert: H an S bringt Q auf H, während am negierten Ausgang L erscheint. Umgekehrt wird dieser Ausgang bei H an R H annehmen, während Q auf L geht.

6.7. Schieberegister

Von 3 Typen kann man das für einen bestimmten Zweck am günstigsten erscheinende Schieberegister auswählen.

2 getrennte 4-Bit-Schieberegister enthält der *4015*. Jede Einheit hat einen Eingang D für seriell einzugebende Daten und 4 parallele Ausgänge. Die L/H-Flanke des am Eingang C angelegten Taktes übernimmt die Information in die 1. Registerstelle und läßt sie dabei am 1. Ausgang erscheinen. Jede weitere L/H-Flanke schiebt die Information um eine Stelle weiter. Wenn also z. B. für 4 Takte ein H an D lag, so führt nach der 1. Taktflanke der 1. Ausgang dieses H, während nach 4 Taktflanken alle 4 Ausgänge auf H liegen. Wurde vor dem 3. Takt D auf L geschaltet, so liegt nach 4 Takten an den Ausgängen die Kombination LLHH. Wird der letzte Ausgang mit dem Dateneingang verbunden, entsteht ein Ringzähler, eine beliebte Anwendung von Schieberegistern auch beim Amateur. Um einen definierten Anfangszustand zu erhalten, bietet der R-Eingang die Möglichkeit, alle Ausgänge auf L zu schalten. Dazu muß R ein H erhalten. Solange R auf H gehalten wird, ist der Takt wirkungslos. Durch Kaskadieren (letzten Ausgang der 1. Einheit mit D-Eingang der 2. Einheit verbinden) gewinnt man ein Schieberegister mit 8 Stellen und damit für die serielle Betriebsart den Funktionsumfang von 2 × *D 195 D*, dem 4-Bit-Schieberegister der TTL-Technik, mit dem unschätzbaren Vorteil der extrem niedrigen statischen Stromaufnahme.

Zusätzliche Paralleleingänge bietet das 4stufige synchrone statische Schieberegister *4035*. Es kann daher je nach Beschaltung – vergleichbar mit dem *D 195 D* – sowohl seriell wie auch parallel genutzt werden. Entscheidend dafür ist der Pegel am Eingang P/$\overline{S}$: L ergibt seriell, H parallel. Die Parallelübernahme wird jedoch erst durch die folgende L/H-Taktflanke ausgelöst, die auch bei diesem Register die Datenweitergabe steuert. Der Steuereingang T/$\overline{C}$ (true/complement) bestimmt, ob die Daten direkt oder negiert an die Ausgänge gelangen. H bedeutet direkt, L negiert. Auch der *4034* kann mit H am Eingang R auf L für alle Ausgänge rückgesetzt werden. Der serielle Betrieb wird über die Eingänge J und $\overline{K}$ abgewickelt, aus denen man durch direktes Verbinden einen D-Eingang gewinnen kann. Hält man dagegen J auf H und $\overline{K}$ auf L, so ändert der Takt nur das 1. Bit des Registers, während die Informationen wie gewohnt weitergeschoben werden. Das kann für Spezialschaltungen nützlich sein.

Besonders für die Mikroprozessortechnik ist das 8stufige bidirektionale Schieberegister (Busregister) *4034* von Bedeutung. Es kann sowohl seriell wie parallel eingegeben werden. Für die Parallelausgabe stehen 8 Ausgänge, den 8 Eingängen entsprechend, zur Verfügung. Das bedeutet, für parallele Ein- und Ausgabe werden dieselben Anschlüsse benutzt! So kommt das Register (vgl. Bild 14) mit 24 Anschlüssen aus. Mit dem Potential am Steueranschluß $\overline{A}$/B wird jeweils der eine Block zu Eingängen und der andere zu Ausgängen. Genauer gesagt: H an $\overline{A}$/B bedeutet, daß die 8 A-Anschlüsse Ein- und die 8 B-Anschlüsse Ausgänge sind. Bei L ist es umgekehrt. Bei L an Anschluß AE wird für die A-Ausgänge der hochohmige Zustand eingeschaltet (Tri-State-Verhalten). Mit dem Eingang A/$\overline{S}$ kann man bestimmen, ob die Daten asynchron, also ungetaktet, oder synchron, also mit dem Takt, weitergeschaltet werden. In der bei L an A/$\overline{S}$ gegebenen synchronen Betriebsart wirkt die L/H-Flanke des Taktes. Dieses Register ist also ein vielseitiger Interface-Baustein für den Transfer von 8 Datenbits zwischen 2 Bussystemen.

Die Tabellen 18, 19 und 20 machen die Funktionsabläufe in den 3 doch recht unterschiedlichen Registertypen deutlich. Die Anschlußbelegungen und die Logiksymbole gehen aus Bild 14 hervor.

6.8. Zähler

Was wäre die Digitaltechnik ohne Zähler und Teiler! Das verfügbare CMOS-Sortiment enthält 3 recht unterschiedliche Typen. Während sich der *4029* mit dem *D 192 D* bzw. dem *D 193 D* vergleichen läßt, bietet der *4017* manchem Amateur sicherlich eine ungewohnte, aber sehr vielseitig nutzbare Variante. Es handelt sich um einen Dezimalzähler nach dem Johnson-Prinzip mit 10 dekodierten Ausgängen (aktiv H). Er schaltet mit jeder L/H-Taktflanke das H um einen Ausgang weiter, wenn der Freigabeeingang $\overline{CE}$ auf L liegt. H-Pegel am Rücksetzeingang R bringt die Ausgänge O0 und CO auf H, während

die Ausgänge O1 bis O9 auf L schalten. Der Übertragsausgang CO liefert im Zählbetrieb für die Zählerzustände 0 bis 4 H und für 5 bis 9 L. Tabelle 21 informiert über dieses Verhalten. Bild 15 gibt Anschlußbelegungen und Logiksymbole der beiden Zählerschaltkreise wieder.

Der synchrone Vor/Rückwärts-Zähler *4029* kann sowohl binär als auch dekadisch zählen. Der Pegel am Anschluß B/$\overline{D}$ legt die Zählart fest: H bedeutet binär (0 bis 15), L dekadisch (0 bis 9). Ob vorwärts oder rückwärts gezählt wird, bestimmt der Pegel am Eingang U/$\overline{D}$: H bedeutet Vorwärtszählen, L Rückwärtszählen. Schließlich läßt sich der *4029* noch voreinstellen. Die dazu an die Eingänge IP0 bis IP3 angelegten Pegel werden in den Zähler übernommen, wenn man H-Pegel an den Eingang PE legt. Dabei wird kein Takt angenommen, bis $\overline{PE}$ wieder auf L schaltet. Die 4-Bit-Zahl liegt an den Ausgängen O0 bis O3. Der Übertragsausgang $\overline{CO}$ liefert L-Pegel, wenn der Zähler beim Vorwärtszählen seinen maximalen bzw. beim Rückwärtszählen seinen minimalen Stand erreicht hat. Damit der Zähler die zum Eingang C gelangenden Impulse zählt, muß sein Zählfreigabeeingang $\overline{CI}$ auf L gelegt werden. Bei H an $\overline{CI}$ bleibt der Zähler stehen, und der Übertragsausgang $\overline{CO}$ schaltet auf H.

Der 3. Zählerschaltkreis gehört zu den 7 zuletzt entstandenen Typen. Siehe dazu Abschnitt 7.

Tabelle 22 zeigt die unterschiedlichen Arbeitsweisen des *4029*, der für den Amateur sicherlich zunächst im Zusammenhang mit einem 7-Segment-Dekoder besonders interessant sein dürfte.

6.9. Dekoder

Das soeben erwähnte Vorhaben läßt sich mit dem *40511* realisieren, wenn LED-Anzeigen mit gemeinsamer Katode eingesetzt werden wie *VQE 23* oder – beim Amateur noch erlaubt (für »Mini«-Anwendungen) – *VQB 37*. »Mini« steht dabei im doppelten Sinne, nämlich von der Größe der Anzeige her wie vom geringen Strombedarf. Der wesentlich höhere zulässige Strom größerer LED-Anzeigen zwang den Hersteller bei diesem Dekoder zu einer CMOS/Bipolar-Mischtechnologie. Die H-aktiven Ausgänge können dadurch mit bis zu 25 mA belastet werden. Die sich aus diesem Aufbau und den Anforderungen ergebenden speziellen Daten des *40511* sind in Tabelle 23 zusammengefaßt. Tabelle 24 gibt das Eingangs/Ausgangs-Verhalten wieder.

Nicht nur wegen der H- statt L-aktiven Ausgänge weist der *40511* Unterschiede im Einsatz gegenüber den bekannten TTL-Dekodern auf. Er verfügt außerdem noch über ein sogenanntes Eingangslatch. Das bedeutet, die Eingangsdaten können zwischengespeichert werden. Dazu legt man an den Anschluß $\overline{LE}$ H-Pegel. Die Ausgänge bleiben dann auf dem zuletzt eingenommenen Wert, auch bei sich ändernden Eingangspegeln.

Vergleichbar etwa mit dem *D 147 D*, verfügt der *40511* über die Eingänge Lampentest ($\overline{LT}$) und Blanking Input ($\overline{BI}$). Sie wirken, wenn sie L-Pegel erhalten: $\overline{LT}$ läßt alle 7 Segmente der Anzeige aufleuchten, während $\overline{BI}$ jede andere Anzeige außer der von $\overline{LT}$ verursachten abschaltet.

Den speziellen Belangen der Mikroprozessortechnik und allen anderen Aufgaben, bei denen der volle Hexadezimalbereich angezeigt werden soll, kommt der *40511* mit den Ausgaben A, b, C, d, E und F im Zahlenbereich von 10 bis 15 entgegen.

Da der *40511* kein Stromquellendekoder ist wie etwa die neueren TTL-Typen der Reihe *D 345 D* bis *D 348 D*, braucht man für den Anschluß von LED-Ziffernanzeigen Begrenzungswiderstände.

Bild 16 zeigt Anschlußbelegungen und Logiksymbole der beiden im CMOS-Sortiment verfügbaren Dekoder. Der 2. von ihnen, der *4028*, dekodiert die meist von einem *4029* stammende BCD-Zahl in 1 aus 10. Gemäß Tabelle 25 empfangen die Eingänge I0 bis I3 die BCD-Information und wandeln sie in H-Pegel für den entsprechenden Ausgang um. Alle anderen Ausgänge bleiben auf L.

7. Typenübersicht – Teil 2

Die folgenden 7 Typen sind neu. Sie waren in Bauplan 59 noch nicht enthalten. Zwecks bestmöglicher Flächenausnutzung angesichts der hohen Informationsdichte dieses Bauplans wurden die zu diesen Schaltkreisen gehörenden Tabellen und weitere Informationen nebenstehend innerhalb des Textblocks eingefügt. Die Reihenfolge entspricht wieder im wesentlichen der Typengruppenaufteilung. Lediglich die auch weniger gut einzuordnenden Typen *4531* und *4585* sind weiter unten zu finden. Der Bildblock der Anschlußbilder und Logiksymbole wurde um 1 A5-Blatt erweitert. Damit bleibt die Information »auf einen Blick« erhalten. (Der *40501* ist nur eine Anschlußvariante des *4050*.)

Tabelle 26
Funktionstabelle zum *V 4051 D*

A0	A1	A2	$\overline{ZE}$	Kanal »Ein«
L	L	L	L	Z0
H	L	L	L	Z1
L	H	L	L	Z2
H	H	L	L	Z3
L	L	H	L	Z4
H	L	H	L	Z5
L	H	H	L	Z6
H	H	H	L	Z7
X	X	X	H	–

X = beliebig L oder H

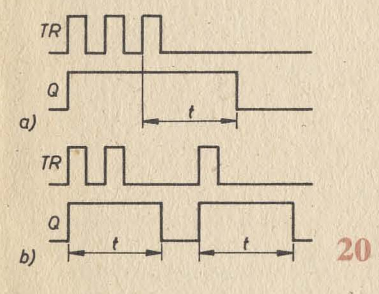


Bild 20
Impulsdiagramme zum *V 4538 D*:
a – Nachtriggern, b – Einzelauslösung

Bild 24
Zur Funktion einer PLL-Schaltung

Tabelle 27
Beschaltungstabelle für die Betriebsarten des *V 4538 D*

Flanke, Betriebsart	Verbindung mit U_{DD}	Verbindung mit U_{SS}	Eingangsimpuls an	andere Verbindungen
steigend, Nachtriggern	$\bar{R}$, TF		TR	
steigend, Einzelauslösung	$\bar{R}$		TR	TF an $\bar{Q}$
fallend, Nachtriggern	$\bar{R}$	TR	TF	
fallend, Einzelauslösung	$\bar{R}$		TF	TR an Q

Tabelle 28
Funktionstabelle zum *V 4520 D*

CN1 zählende Flanke bzw. Zustand	CN2 zählende Flanke bzw. Zustand	R	Reaktion
L/H	H	L	zählt vorwärts
L	H/L	L	zählt vorwärts
H/L	X	L	keine Änderung
X	L/H	L	keine Änderung
H	H/L	L	keine Änderung
L/H	L	L	keine Änderung
X	X	H	alle Ausgänge gehen auf L

X = beliebig L oder H
N = 1 oder 2

Tabelle 29
Funktionstabelle zum *V 4585 D*

Komparatoreingänge A3, B3	A2, B2	A1, B1	A0, B0	Übertragseingänge IA<B	IA=B	IA>B	Ausgänge A<B	A=B	A>B
A3>B3	X	X	X	X	X	H	L	L	H
A3=B3	A2>B2	X	X	X	X	H	L	L	H
A3=B3	A2=B2	A1>B1	X	X	X	H	L	L	H
A3=B3	A2=B2	A1=B1	A0>B0	X	X	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	L	L	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	L	H	X	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	L	X	H	L	L
A3=B3	A2=B2	A1=B1	A0<B0	X	X	X	H	L	L
A3=B3	A2=B2	A1<B1	X	X	X	X	H	L	L
A3=B3	A2<B2	X	X	X	X	X	H	L	L
A3<B3	X	X	X	X	X	X	H	L	L

X = beliebig L oder H

7.1. Analogschalter

Beide folgenden Schaltkreise eignen sich sowohl für Analog- wie für Digitalanwendungen. Insofern ist die Überschrift etwas eng gefaßt.

Der 8-Kanal-Analog-Multiplexer/Demultiplexer *V 4051 D* ist ein digital steuerbarer Schalter für beliebige Signale, deren Pegel allerdings innerhalb der Speisespannungsgrenzen bleiben müssen. Er kann wahlweise je 1 von 8 Signalwegen durchschalten. Der *V 4051 D* läßt sich in diesem Sinne mit einem Drehschalter 1 × 8 vergleichen. Es ist also gleichgültig, ob mit dem »Schleifer« aus 8 Signalquellen eine ausgewählt wird oder ob eine Signalquelle zu einem von 8 unterschiedlichen Verbrauchern durchgeschaltet wird. (Anschlußbild und Logiksymbol siehe Bild 17.) Den gewünschten Kanal muß man an den Steuereingängen A0, A1 und A2 als 3-Bit-Wort eingeben. L an allen Eingängen wählt Kanal Z0, H an allen schaltet Kanal Z7 zum Anschluß Y durch. Zn und Y können also wahlweise Ein- oder Ausgang für den Datenfluß sein. Der gewünschte Kanal wird aber nur freigegeben, wenn der invertierende Eingang ZE auf L liegt. H an ihm sperrt. Also: Alle Kanäle sind normalerweise hochohmig; mit L an ZE wird derjenige niederohmig (Größenordnung 500 Ω bei 10 V, 1,2 kΩ bei 5 V), dessen Kodewort an den Eingängen A0 bis A2 liegt.

Man beachte, daß der *V 4051 D* außer den beiden Betriebsspannungsanschlüssen (U_{DD}, wie gewohnt, an 16, U_{SS} an 8) noch einen Anschluß U_{EE} (7) hat. Für digitale Schaltaufgaben kann er mit 8 verbunden werden. Analogsignale in den Grenzen U_{DD} U_{EE} erfordern eine entsprechend hohe negative Spannung an 7. Normalerweise wählt man $U_{DD} = -U_{EE} = 5$ V. Es gilt $|U_{EE} - U_{DD}| \leqq 15$ V. Durch die Kanäle dürfen nicht mehr als 25 mA fließen. Als minimaler Lastwiderstand werden 100 Ω genannt.

Der *V 4051 D* besteht aus einem Logikpegelkonverter, einem 1-aus-8-Dekoder mit Freigabeeingang und aus 8 Transmissionsgattern. (Das sind Parallelschaltungen je eines p- und eines n-Kanal-MOS-Transistors.) Tabelle 26 zeigt die Wahrheitstafel des *V 4051 D*. Man kann diesen Schaltkreis z. B. mit dem Zähler *V 4029 D* ansteuern, wobei dessen Ausgänge O0, O1 und O2 mit A0, A1 und A2 zu verbinden sind. Durch Anschluß von O3 an ZE ist es möglich, im dekadischen Modus für den 9. und 10. Taktschritt alle Kanäle zu sperren bzw. im binären für den 9. bis zum 15. Taktschritt. Im Datenblatt zum *HCF 4051 B*, eines dem *V 4051 D* ähnlichen Schaltkreises von SGS ATES, findet man noch folgenden Hinweis: Bei Spannungen von mehr als 0,8 V über dem gerade benutzten Kanal kann von U_{DD} her ein Strom in die Transmissionsgatter fließen. Deshalb sollte man diese Grenze nicht überschreiten. Wird der Kanalstrom in Y eingespeist, kommt kein Stromfluß von U_{DD} durch den Lastwiderstand zustande.

Im übrigen beugt man undefinierter Stromaufnahme im Ruhezustand vor, indem – wie auch sonst bei CMOS – stets die Betriebsspannung(en) als erste und letzte am Schaltkreis liegt (liegen). Signalspannungen sind vorher oder höchstens gleichzeitig abzuschalten, wenn die Schaltung nicht arbeiten soll.

Im Unterschied zum *V 4051 D*, den man mit einem Drehschalter 1 × 8 vergleichen kann, stellt sich der *V 4066 D* in dieser Betrachtungsweise als Tastenschalter dar, der 4 unabhängige Ein-Aus-Tasten enthält. In seinem 14poligen DIL-Gehäuse befinden sich nämlich 4 »bilaterale« Analogschalter. Das heißt, wiederum ist die Betriebsrichtung ohne Bedeutung – außer im soeben schon beim *V 4051 D* genannten Fall, also praktisch bei kleinen Lastwiderständen. Dann ist es günstig, die Anschlüsse 2, 3, 9 und 10 als Eingänge zu benutzen.

Auch der *V 4066 D* wird mit positiven Digitalsignalen gesteuert, wenn er digitale Signale schalten soll. Anschluß 7 (U_{SS}) liegt dann an Masse (0 V). Mit $U_{DD} = - U_{SS} = 5$ V können in den Grenzen zwischen U_{DD} und U_{SS} Analogsignale übertragen werden. Da dem *V 4066 D* eine interne Pegelumsetzung fehlt, muß allerdings die digitale Schaltspannung nun ebenfalls für L bei U_{SS} (also z. B. bei −5 V) liegen. U_{SS} an den Steuereingängen heißt gesperrte Kanäle.

Die 4 Kanäle lassen sich unabhängig voneinander verwenden, aber auch wie beim *V 4051 D* als »Drehschalter 1 × 4« kombinieren. In diesem Falle muß dann wieder entsprechend mit Steuersignalkodierung gearbeitet werden, allerdings nicht mehr binär, sondern z. B. von einem auf 4 Schritte begrenzten Zähler *V 4017 D* aus, der die 4 Steuereingänge X0 bis X3 nacheinander mit H belegt. (H bedeutet eingeschaltet.) Der Signalweg steht dann zwischen Z und Y mit der entsprechenden Zuordnungsziffer zur Verfügung. Übrigens werden typisch 50 dB Übersprechdämpfung bei unabhängig voneinander genutzten Schaltern innerhalb des Chips bei vergleichbaren Typen genannt (Frequenz 0,9 MHz, Lastwiderstand 1 kΩ). Bild 18 zeigt Anschlußbelegung und Logiksymbol des *V 4066 D*.

7.2. Monoflop (2fach)

Mit dem *V 4538 D* steht im 16poligen DIL-Gehäuse ein 2faches Monoflop zur Verfügung, das retriggerbar und rücksetzbar ist und das man wahlweise mit der Vorder- oder mit der Rückflanke des Triggerimpulses auslösen kann. Beide Monoflopeinheiten lassen sich unabhängig voneinander einsetzen. Der *V 4538 D* ist ein gegenüber dem *4098* und dem *4528* der internationalen Reihe weiterentwickelter Typ, der größere Präzision bietet. Zu beiden ist der *V 4538 D* anschlußkompatibel (Bild 19).

Als integriertes Monoflop benötigt jedes Element dieses Schaltkreises lediglich einen Widerstand R_X und einen Kondensator C_X an externer Beschaltung an den entsprechend gekennzeichneten Anschlüssen (R_X liegt nach U_{DD}). Durch das Produkt $R_X \cdot C_X$ wird die Ausgangsimpulsbreite t bestimmt. Dabei muß man folgende Grenzen einhalten: $R_X \leq 4$ kΩ und 5 nF $\leq C_X \leq 100$ µF. t_{min} beträgt danach 20 µs, während z. B. mit 10 µF und 3 MΩ 30 s erreicht werden können. Bei C_X muß wie üblich hinsichtlich der zulässigen R_X-Größe der Leckstrom berücksichtigt werden. Also Elektrolytkondensatoren möglichst vermeiden!

Nur für die Zeit t ab Triggerpunkt befindet sich Ausgang Q auf H (und damit $\overline{Q}$ auf L). Vorzeitiges Rücksetzen auf L an Q gelingt durch L am Rücksetzeingang R. Die auslösende Impulsflanke wird durch Wahl des Triggereingangs bestimmt: TR (Anschluß 4 bzw. 12, auch bisweilen mit »+« bezeichnet), löst bei der ansteigenden (R wie »rise«), TF (Anschluß 5 bzw. 11, bisweilen mit »−« bezeichnet) bei der abfallenden Flanke aus (F wie »fall«).

Neben dieser Einzelauslösung besteht auch die Möglichkeit, den Ausgangsimpuls durch Nachtriggern immer wieder um die Zeit t zu verlängern. Dazu verbindet man den nicht benutzten Triggereingang mit dem für ihn zutreffenden Pol der Betriebsspannung: TF an U_{DD} gibt Nachtriggern bei steigender Flanke an TR, TR an U_{SS} (Masse) bedeutet Nachtriggern bei fallender Flanke an TF. In allen diesen Fällen muß der invertierende Reseteingang $\overline{R}$ an U_{DD} liegen. Tabelle 27 informiert darüber, und Bild 20a erläutert den Ablauf des Nachtriggerns im Unterschied zur Einzelauslösung (Bild 20b).

7.3. 4-Bit-Vorwärtszähler (2fach)

Durch Beschränken auf Vorwärtszählbetrieb (selbstverständlich aber – mit H am Eingang R – auf L an den Ausgängen rücksetzbar) gelang es, im 16poligen DIL-Gehäuse 2 Zähler zu integrieren. Das bringt einen großen Anwendungsspielraum. Dem kommt entgegen, daß man durch entsprechendes Beschalten der beiden verfügbaren Zählereingänge sowohl die den Zählvorgang auslösende Flanke festlegen als auch eine Zählung bei Bedarf verhindern kann. Alle diese Möglichkeiten gehen aus Tabelle 28 hervor. Bild 21 zeigt Anschlußbelegung und Logiksymbol des *V 4520 D*.

Mit den aus der TTL-Technik bekannten Maßnahmen kann jede dieser von 0 bis 15 zählenden Einheiten bei Bedarf mit verkürzter Zählweite arbeiten, also z. B. auch als Dekadenzähler.

7.4. 13-Bit-Paritätsprüfer

In der elektronischen Datenverarbeitung im weitesten Sinne nimmt die Bedeutung der CMOS-Technik in dem Maße zu, in dem ihre Funktionseinheiten den heute geforderten hohen Geschwindigkeiten gewachsen sind. Allerdings muß eben bei diesen Datenraten gewährleistet sein, daß die Stromaufnahme, im Statischen extrem niedrig, nicht durch die dynamischen Prozesse wieder die der bewährten bipolaren Systeme erreicht.

Zu den bei der Datenverarbeitung häufig benötigten Bausteinen gehören solche wie der 13-Bit-Paritätsprüfer *V 4531 D* und der 4-Bit-Größenkomparator *V 4585 D*. Der *V 4531 D* (Bild 22) hat 13 Dateneingänge (I0 bis I12) und den Paritätsausgang O. Dieser führt den Pegel L, wenn an den Eingängen eine gerade Zahl von H-Belegungen gegeben ist (z. B. 8). Eine ungerade Zahl von H-Belegungen (z. B. 5) ergibt H am Ausgang O. Führen alle Eingänge L, liegt O ebenfalls auf L. (Leicht zu merken: 0 mal H rechnet als gerade H-Belegung und führt eben zu L am Ausgang.)

Für größere Wortbreiten lassen sich mehrere *V 4531 D* kaskadieren. Die kleinste Durchschaltzeit ergibt sich dabei, wenn O des vorhergehenden mit I12 des folgenden Schaltkreises verbunden wird.

7.5. 4-Bit-Größenkomparator

Mit dem *V 4585 D* lassen sich 2 Wörter von je 4 bit Breite miteinander vergleichen. Die Ausgangsanzeige unterscheidet zwischen größer als, kleiner als und gleich. Wort A ist definiert als A0 bis A3, Wort B als B0 bis B3. Entsprechend sind die Eingänge bezeichnet (Bild 23). Zusätzlich gibt es noch 3 Kaskadiereingänge. Dadurch kann man z. B. für Wort A und für Wort B 8 bit breite Worte eingeben, was derzeit üblichen Mikrorechnerbedingungen entspricht. Zum Kaskadieren werden die Ausgänge A=B und A<B des für den niederwertigen Wortteil vorgesehenen mit den äquivalenten Eingängen des für den höherwertigen Wortteil zuständigen Schaltkreises verbunden, also mit IA=B und mit IA<B. Die Eingänge IA>B legt man dabei auf H-Potential (U_{DD}). Die Eingänge des für den niederwertigsten Wortteil verwendeten Schaltkreises müssen dabei wie folgt beschaltet werden: L-Potential (U_{SS}) an IA<B und H-Potential (U_{DD}) an IA=B sowie an IA>B. Tabelle 29 zeigt die sich so ergebende recht umfangreiche Wahrheitstabelle des *V 4585 D*.

7.6. PLL-Schaltung

Die PLL-Technik bietet vielseitige Anwendungsmöglichkeiten. PLL heißt *phase-locked loop*, also eine bezüglich Phase »eingerastete« Schleife (Bild 24). Man kann einer PLL-Schaltung ein Signal zuführen und einrasten lassen, seine Frequenz beliebig teilen oder multiplizieren, Zeitsteuerungen synchronisieren, Rauschen vermindern, Synthesen durchführen, filtern oder demodulieren.

Wesentlicher Schaltungsbestandteil ist ein in der Frequenz spannungsgesteuerter Oszillator (VCO, *voltage controlled oscillator*). Die Steuerspannung wird vom Eingangssignal (von seiner Frequenz) abgeleitet. Meist legt man die VCO-Frequenz höher. Daher wird sie anschließend digital durch n geteilt. Eingangs- und VCO-Frequenz werden in einem Phasendetektor verglichen. Es entsteht eine Ausgangsspannung, die von der Abweichung der beiden Phasen zueinander abhängt. Sie wird gefiltert und dem VCO zugeführt. Die Schleife ist geschlossen. So entsteht am Ausgang des Teilers ein sauberes Signal von Eingangsfrequenz. Am Ausgang des VCO ist ein ebenfalls sauberes Signal nfacher Frequenz verfügbar. Teilt man die an den Detektor gelieferte Frequenz außerdem weiter, stehen Subharmonische bereit. Auch die der Abweichung entsprechende »Fehlerspannung« kann – mit einem Impedanzwandler entkoppelt – verwendet werden. Zwischen dem Eingang und diesem Ausgang ergibt sich also ein Frequenz-Spannungs-Wandler. Man kann hier ein Eingangssignal anzeigen oder FM demodulieren.

Der *V 4046 D* (Bild 25) hat hinter einem Eingangsverstärker gleich 2 Phasenkomparatoren mit einem gemeinsamen Komparatoreingang. An diesen wird der Ausgang des VCO entweder direkt oder eben über einen externen Teiler angeschlossen. Bei genügend höherer Betriebsspannung kann an Anschluß 15 (IZ) eine integrierte Z-Diode für eine stabilisierte Spannung von 7,5 V bei 50 µA Z-Diodenstrom genutzt werden. Zulässig sind Exemplarstreuwerte zwischen 5 V und 8 V.

An 10 liegt der Ausgang eines integrierten Source-Folgers, der das extern anzuschließende Schleifenfilter entkoppelt. Er liefert demodulierte Signale und kann als VCO-Testanschluß benutzt werden. Der dann nötige Widerstand zwischen 10 und U_{SS} darf zwischen 5 kΩ und 1 MΩ liegen. 1 ist der Testanschluß des 2. Phasenkomparators. H-Pegel zeigt hier eingerasteten Zustand.

Der VCO arbeitet, wenn $\overline{VE}$ an L-Pegel (Masse) liegt. Zwischen 6 und 7 (C_X1, C_X2) gehört ein Kondensator von ≥50 pF (bei U_{DD} ≥10 V). Zusammen mit den von 11 und 12 nach U_{SS} (Masse) zu schaltenden Widerständen R_X1 und R_X2 bestimmt C_X den Frequenzbereich des VCO. R_X1 und R_X2 müssen zwischen 5 kΩ und 1 MΩ liegen. R_X2 bleibt frei, wenn kein Frequenzoffset nötig ist. Da R_X1 die maximale und R_X2 die minimale Frequenz bestimmt, gilt $R_X1 < R_X2$.

Der Signaleingang IS (14) der Phasenkomparatoren eignet sich sowohl für analoge wie für digitale Signale. Wenn man die Logikpegel von CMOS nicht erreicht, muß mit Kondensator angekoppelt werden. Der Verstärker hebt den Pegel dann entsprechend an.

Der Komparatoreingang IC (3) eignet sich nur für digitale Signale von CMOS-Pegel. Über Eingang IV (9, VCO) wird der VCO im fixierten Frequenzbereich gesteuert.

Phasenkomparator 1, dessen Ausgang an 2 liegt (PCP1) ist ein Exklusiv-ODER mit guten Rauscheigenschaften. Jedoch eignet es sich nur für einen jeweils schmalen Frequenzbereich, ist gegen Oberwellen der Nutzfrequenz empfindlich und erfordert an IC (3) und IS (14) Rechtecksignale. Das 2. System

(Ausgang PCP2, 13) überstreicht einen weiten Frequenzbereich (mehr als 1000:1), akzeptiert fast jedes Tastverhältnis und ignoriert Oberwellen, unterdrückt Rauschen jedoch schlecht.

Stets muß zwischen den gewählten Phasendetektorausgang und den VCO-Eingang ein Tiefpaß, ein sogenanntes Schleifenfilter, gelegt werden. (Schleifen-)Serienwiderstand zwischen 2 oder 13 und 9 und Kondensator nach Masse bestimmen die Zeitkonstante. Der in Serie zum Kondensator liegende »Parallelwiderstand« ist für die Dämpfung zuständig. Typische Werte eines Schleifenfilters bei Einsatz des 2. Komparators und hohem f sind z. B.: 470 kΩ zwischen 13 und 9, 47 kΩ in Serie zu 0,1 µF zwischen 9 und U_{SS} sowie 10 kΩ von 11 nach Masse und 33 kΩ von 12 nach Masse; C_X = 50 pF bei U_{DD} ≥ 10 V.

Der *V 4046 D* als »Mikroleistungs-PLL« benötigt allerdings bei schwingendem VCO einen merklichen Betriebsstrom (um 1 mA).

8. Einige Grundschaltungen

Nicht nur zum Einarbeiten sind einfache Schaltungen wie die nach Bild 26 bis 31 nützlich. Aus Platzgründen müssen die Bildunterschriften zu ihrer Erläuterung ausreichen.

9. Einsatzbeispiel: Roulette mit Kugelton

Nicht wie jedes andere Roulette funktioniert die im folgenden vorgestellte elektronische »Spiel-Art«.

Das »Gerät« (Bild 32) besteht aus 2 Teilen: den 1. Teil bilden der Taktgenerator mit Starttaste, automatischer Lauf- und Anzeigezeitbegrenzung, Reset-Eingang und Reset-Ausgang sowie ein »Rollton«-Teil. All das ist untergebracht auf einer Leiterplatte von nur 40 mm × 50 mm. Der 2., größere Teil enthält den Zähler mit 4 × *V 4017 D* für die im Muster direkte (!) Ansteuerung der 37 roten bzw. gelben Leuchtdioden (*VQA 13* und *VQA 33* bzw. Nachfolgetypen). Die Lichtwirkung kommt daher erst bei sparsamer Raumbeleuchtung richtig zur Geltung. Bekanntlich empfiehlt der Hersteller diese direkte Betriebsart nicht. Mindestens bei höheren Betriebsspannungen kann das zur Überlastung der Ausgänge führen. Messen ist also am Platze. Je Ausgang sind 100 mW einzuhalten, für den Gesamtchip aber 300 mW. Anderenfalls muß man das System mit 37 Transistoren und 37 Vorwiderständen (einen vor jeder Basis) erweitern.

2 weitere *V 4017 D* arbeiten als Frequenzteiler 1:10 und Gruppenselektor »1 aus 4«. Der Frequenzteiler steuert den Gruppenselektor so an, daß dieser immer nach je 10 Zählimpulsen die nächste Gruppe Leuchtdioden freigibt. Die 4 LED-Steuerschaltkreise erhalten den direkten Takt parallel und schalten damit auch jeweils gleichzeitig den angesprochenen der 10 Ausgänge auf H. Die Leuchtdioden liegen jedoch nicht direkt an Masse, sondern über je 1npn-Transistor für jeweils 1 Gruppe von 10 Dioden. Diese 4 Transistoren erhalten zyklisch vom 1-aus-4-Selektor Basisstrom. Daher leuchtet immer nur eine von 4 aktivierten Dioden. Doch auch die Emitter dieser 4 Transistoren sind nicht direkt mit Masse verbunden. Das besorgt vielmehr erst ein pnp-Transistor auf der Taktplatte. Er tut das ab Start aber nur für eine durch ein RC-Glied bestimmte Zeit von einigen Sekunden. Danach werden die Leuchtdioden inaktiv, weil dann alle Transistoren sperren. Das heißt, die Schaltung ist so gut wie ruhestromfrei und braucht damit keinen Batterieschalter.

Schon an dieser Stelle muß auf eine Grenzbedingung hingewiesen werden, die sich aus der Schaltung ergibt: Betriebsspannungen unter 4,5 V sind wegen der geringen Helligkeit nicht sinnvoll. Aber auch wesentlich über 7,5 V darf man nicht gehen. Zwar ist der Effekt nicht unbedingt sofort dramatisch, da die Basiswiderstände begrenzend wirken, aber immerhin: Am Emitter-»Strang« der 4 Transistoren liegt vom letzten aktivierten Teil eine Spannung, die bei 9 V Batteriespannung bereits etwa 7,5 V beträgt. Die anderen 3 Transistoren befinden sich jedoch basisseitig derzeit auf L. Damit erhalten ihre Basis-Emitter-Strecken Spannungswerte in Höhe ihrer Durchbruchspannung. Das wirkte sich im Muster so aus: Während bis etwa 7,5 V Betriebsspannung der Ruhestrom unter 10 µA blieb, verdoppelte er sich von da an, grob gesagt, mit jedem halben Volt Betriebsspannungszunahme. Man bleibe daher klugerweise im Bereich von 4 bis höchstens 5 Baby- oder Monozellen. Bei kürzeren Zeiten reichen auch statt dieser *R14* bzw. *R20* die kleinen *R6*, oder man wählt 3 RZP2-Kleinakkumulatoren. Als wesentlich unkritischer bezüglich Sperrspannung erwiesen sich die verwendeten Leuchtdioden, doch sollte man bei Schaltungsüberlegungen auch sie nicht vergessen!

Würde man die Schaltung so einsetzen wie bis jetzt beschrieben, so folgte einem Durchlauf eine ganze Weile nichts außer dem Geräusch des »Rolltons«. Alle Schaltkreise sind jedoch mit ihrem Reset-Anschluß miteinander verbunden. Sie liegen an einem Ausgang der Taktplatte, der bei Erreichen des 38. Ausgangs kurz auf H schaltet und damit alle 6 Schaltkreise in die Lage »H am 1. Ausgang« bringt. Dazu wird das H 2mal invertiert, das beim 8., 18., 28. und 38. Schritt an jedem 8. Ausgang der 4 die Leuchtdioden steuernden Schaltkreise auftritt. Damit nur der 38. zur Wirkung kommt, selektiert ein einfaches diskretes AND aus Dioden und einem Widerstand diesen Zustand. Der Resettransistor auf der Taktplatte erhält nur dann H, wenn auch der 4. LED-Freigabetransistor vom 1-aus-4-Selektor geöffnet wird.

All das funktionierte aber erst einwandfrei, nachdem mit einem Keramikkondensator von 10 nF die Betriebsspannung des 4. LED-Steuerschaltkreises direkt an seinen Anschlüssen abgeblockt worden war. Vorher blieben die letzten beiden Dioden einfach dunkel – die Schaltung setzte bereits bei 36 zurück! Mit solchen Effekten muß man bei getakteten Schaltungen stets rechnen. Die ursprüngliche Sorglosigkeit hinsichtlich Siebmaßnahmen auf der Musterplatte hatte sich damit gerächt. Danach lief die Schaltung jedoch ohne Beanstandung.

Die Übersichtsdarstellung nach Bild 32 ist für das Zusammenschalten ausreichend. Die Detailgesamtschaltung läßt sich aus den in Bild 33 und Bild 35 wiedergegebenen beiden Teilschaltungen ermitteln. Beide können auch für andere Zwecke und unabhängig voneinander genutzt werden.

Bild 34 und Bild 36 enthalten die Leiterplatten und die Bestückungspläne der beiden Baugruppen.

Abschließend noch ein Wort zum beinahe vergessenen »Rollton«: Er ergibt sich »zwanglos« bei entsprechend gewählter Taktfrequenz aus dieser, wie Bild 35 erkennen läßt, und erfordert im wesentlichen eben noch einen Transistor und einen Schallwandler. Im Muster tat es bereits eine Telefonhörkapsel.

Beide Leiterbilder befinden sich auf der im Handel erhältlichen ätzfesten *typofix*-Folie.

Hinweis zu Bauplan 59, Bild 29: Schaltkreisseitige Schaltkontakte mit etwa 100 kΩ an Masse legen, damit auch beim Umschalten definierte Pegel anliegen!

Tabelle 1
Eigenschaften der 4 CMOS-Amateurschaltkreistypen des ZFTM Dresden (aus der *U*-Serie abgeleitet)

Grenzwerte Kenngröße	Symbol	Bedingungen	Wert, Einheit
Betriebsspannung	U_{DD}		−0,5...18 V
Eingangsspannung	U_I,		−0,5...U_{DD} + 0,5 V
Ausgangsspannung	U_O		
Eingangsstrom je Eingang	I_I		10 mA
Verlustleistung	P_V		300 mW
Verlustleistung je Ausgang	P_{VO}		100 mW
Betriebsbedingungen **Kenngröße**	**Symbol**	**Bedingungen**	**Wert, Einheit**
Betriebsspannung	U_{DD}		3...15 V
H-Eingangsspannung	U_{IH}	U_{DD} = 5 V	3,5...5,3 V *
		U_{DD} = 15 V	11...15,3 V *
L-Eingangsspannung	U_{IL}	U_{DD} = 5 V	−0,3...1,5 V *
		U_{DD} = 15 V	−0,3...4 V *

*) Kleinstwert I_{IH} und Größtwert U_{IL} beim *4093* ergeben sich aus positiver und negativer Triggerschwellspannung U_{IP} und U_{IN}, die bei 60...70 bzw. 25...35 % von U_{DD} liegen.

Tabelle 5
Funktionstabelle zum *V 4011 D*

Schritt	Eingang I1	Eingang I2	Ausgang 0
1	L	L	H
2	L	H	H
3	H	L	H
4	H	H	L

Tabelle 6
Funktionstabelle zum *V 4012 D*

Schritt	Eingang I1	I2	I3	I4	Ausgang 0
1	L	L	L	L	H
•	•	•	•	•	H
•	•	•	•	•	H
15	L	H	H	H	H
16	H	H	H	H	L

Tabelle 2
Eigenschaften der CMOS-Standardtypen (*V*-Serie) des VEB Mikroelektronik *Karl Marx*

Kenngröße	Symbol	Wert, Einheit		
Betriebsspannungsbereich	U_{DD}	3...15 V		
Betriebsspannung	U_{DD}	5 V	10 V	15 V
Eingangspegel	U_{IH}	≥3,5 V	≥7 V	≥11 V
	U_{IL}	≤1,5 V	≤3 V	≤4 V
Ausgangspegel (Lastwiderstand 10 MΩ)	U_{OL}	≤0,05 V	≤0,05 V	≤0,05 V
	U_{OH}	≥4,95 V	≥9,95 V	≥14,95 V
Ausgangsstrom	I_{OL}	≥0,4 mA	≥0,9 mA	≥2,4 mA
	I_{OH}			

Tabelle 3
CMOS-Digitalschaltkreisreihe *V 4000* des VEB Kombinat Mikroelektronik, geordnet nach aufsteigenden Typennummern

Typ	Funktion
V 4001 D	4 NOR-Gatter mit je 2 Eingängen
V 4007 D	2 Komplementär-Transistorpaare + 1 Inverter
V 4011 D	4 NAND-Gatter mit je 2 Eingängen
V 4012 D	2 NAND-Gatter mit je 4 Eingängen
V 4013 D	2 D-Flip-Flop
V 4015 D	2 4-Bit-Schieberegister
V 4017 D	Dezimalzähler und Teiler mit dekodierten Ausgängen
V 4019 D	4 AND-OR-Auswahlgatter (Multiplexer) mit je 2 Eingängen
V 4023 D	3 NAND-Gatter mit je 3 Eingängen
V 4027 D	2 JK-Flip-Flop
V 4028 D	BCD-Dezimal-Dekoder, Ausgänge aktiv H
V 4029 D	4-Bit-Vor-Rückwärtszähler, dezimal kodierbar
V 4030 D	4 Exklusiv-OR-Gatter mit je 2 Eingängen
V 4034 D	8stufiges bidirektionales Schieberegister (Busregister)
V 4035 D	4-Bit-Schieberegister mit Paralleleingabe
V 4042 D	4-Bit-Auffangregister
V 4044 D	4 RS-Flip-Flop mit Tri-State-Verhalten
V 4046 D	PLL-Schaltung (Phasenregelkreis)
V 4048 D	8-Eingangs-Multifunktionsgatter mit 3 Steuereingängen
V 4050 D	6 nichtinvertierende Treiber
V 4051 D	8-Kanal-Analog-Multiplexer/Demultiplexer
V 4066 D	4 bilaterale Analogschalter
V 4093 D	4 Schmitt-Trigger mit je 2 Eingängen (NAND)
V 40098 D	6 invertierende Treiber mit Tri-State-Ausgängen
V 40511 D	BCD-7-Segment-Dekoder, hexadezimal, aktiv H
V 4520 D	2 binäre 4-Bit-Vorwärtszähler
V 4531 D	13-Bit-Paritätsprüfer
V 4538 D	2 Monoflop
V 4585 D	4-Bit-Größenkomparator

Tabelle 4
CMOS-Digitalschaltkreise der Reihe *V 4000*, nach Typengruppen geordnet

Typ	Typengruppe
V 4001 D	Gatter
V 4011 D	
V 4012 D	
V 4023 D	
V 4030 D	
V 4007 D	Treiber und Inverter
V 4050 D	
V 40098 D	
V 4048 D	Multifunktionsgatter
V 4531 D	Paritätsprüfer
V 4585 D	Größenkomparator
V 4019 D	Multiplexer
V 4051 D	
V 4066 D	Analogschalter
V 4093 D	Schmitt-Trigger
V 4042 D	»Latches«
V 4044 D	
V 4013 D	D-Flip-Flop
V 4027 D	JK-Master-Slave-Flip-Flop
V 4538 D	Monoflop
V 4015 D	Schieberegister
V 4034 D	
V 4035 D	
V 4017 D	Zähler
V 4029 D	
V 4520 D	
V 4028 D	Dekoder
V 40511 D	
V 4046 D	PLL-Schaltung

Tabelle 7
Funktionstabelle zum *V 4023 D*

Schritt	Eingang			Ausgang
	I1	I2	I3	0
1	L	L	L	H
•	•	•	•	H
•	•	•	•	H
7	L	H	H	H
8	H	H	H	L

Tabelle 10
Spezielle Daten des *S 4050 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangsstrom	I_{OL}	5 V	0,5 V		2,9 mA	
		15 V	1,5 V		20 mA	
H-Ausgangsstrom	I_{OH}	5 V		4,5 V	–0,75 mA	
		15 V		13,5 V	–5 mA	
L-Ausgangsspannung	U_{OL}		I_{OL} = 1 µA			0,05 V
H-Ausgangsspannung	U_{OH}	5 V	I_{OH} = 1 µA		4,95 V	
		15 V			14,95 V	
Eingangsreststrom	I_{IR}					1 µA

Tabelle 11
Spezielle Daten des *S 40098 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangsstrom	I_{OL}	5 V	0,5 V		2,3 mA	
		15 V	1,5 V		16 mA	
H-Ausgangsstrom	I_{OH}	5 V		4,5 V	–1 mA	
		15 V		13,5 V	–8 mA	
L-Ausgangsspannung	U_{OL}		I_{OL} = 1 µA			0,05 V
H-Ausgangsspannung	U_{OH}	5 V	I_{OH} = 1 µA		4,95 V	
		15 V			14,95 V	
Eingangsreststrom	I_{IR}					1 µA
Ausgangsreststrom »aus«	I_{OR}					1 µA

Tabelle 8
Funktionstabelle zum *V 4001 D*

Schritt	Eingang		Ausgang
	I1	I2	0
1	L	L	H
2	H	L	L
3	L	H	L
4	H	H	L

Tabelle 9
Funktionstabelle zum *V 4030 D*

Schritt	Eingang		Ausgang
	I1	I2	0
1	L	L	L
2	H	L	H
3	L	H	H
4	H	H	L

Tabelle 12
Funktionstabellen;
a – zum *V 4019 D*,
b – zum *V 4048 D*

a)

Eingänge				Ausgänge
IA	IB	IAn	IBn	On
X	H	X	H	H
H	X	H	X	H
L	L	X	X	L
X	X	L	L	L
H	L	L	H	L
L	H	H	L	L

X = beliebig L oder H

b)

Schritt	Funktion	Logik	Eingänge			
			IA	IB	IC	Ex
1	NOR	$O = \overline{I1+I2+I3+I4+I5+I6+I7+I8}$	L	L	L	U_{SS}
2	OR	$O = I1+I2+I3+I4+I5+I6+I7+I8$	L	L	H	U_{SS}
3	OR/AND	$O = (I1+I2+I3+I4)\cdot(I5+I6+I7+I8)$	L	H	L	U_{SS}
4	OR/NAND	$O = \overline{(I1+I2+I3+I4)\cdot(I5+I6+I7+I8)}$	L	H	H	U_{SS}
5	AND	$O = I1\cdot I2\cdot I3\cdot I4\cdot I5\cdot I6\cdot I7\cdot I8$	H	L	L	U_{DD}
6	NAND	$O = \overline{I1\cdot I2\cdot I3\cdot I4\cdot I5\cdot I6\cdot I7\cdot I8}$	H	L	H	U_{DD}
7	AND/NOR	$O = \overline{(I1\cdot I2\cdot I3\cdot I4)+(I5\cdot I6\cdot I7\cdot I8)}$	H	H	L	U_{DD}
8	AND/OR	$O = (I1\cdot I2\cdot I3\cdot I4)+(I5\cdot I6\cdot I7\cdot I8)$	H	H	H	U_{DD}

Tabelle 13
Spezielle Daten des *S 4093 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangs-strom	I_{OL}	5 V	0,5 V		0,4 mA	
		15 V	1,5 V		2,8 mA	
H-Ausgangs-strom	I_{OH}	5 V		4,5 V	–0,4 mA	
		15 V		13,5 V	–2,8 mA	
Eingangs-reststrom	I_{IR}					1 µA
Trigger-schwelle p	U_{IP}	5 V			2,2 V	4,0 V
		15 V			6,8 V	12,7 V
Trigger-schwelle n	U_{IN}	5 V			0,9 V	3,2 V
		15 V			4,7 V	9,6 V

Tabelle 14
Funktionstabelle zum *V 4042 D*

Eingänge			Ausgänge
Dn	P	C	Qn
X	L	L	D
X	L	L/H	Latch
X	H	H	D
X	H	H/L	Latch

X = beliebig L oder H
L/H, H/L = Taktflanken

Tabelle 15
Funktionstabelle zum *V 4044 D*

Eingänge			Ausgänge
$\bar{R}n$	$\bar{S}n$	QE	
X	X	L	hochohmiger Zustand
L	L	H	L
L	H	H	L
H	L	H	H
H	H	H	(Latch) Q_{n-1}

X = beliebig L oder H

Tabelle 16
Funktionstabelle zum *V 4013 D*

Schritt	Eingänge				Ausgänge	
	C	D	R	S	Q	$\bar{Q}$
1	L/H	L	L	L	L	H
2	L/H	H	L	L	H	L
3	H/L	X	L	L	Q	$\bar{Q}$
4	X	X	H	L	L	H
5	X	X	L	H	H	L
6	X	X	H	H	H	H

X = beliebig L oder H
L/H, H/L = Taktflanken

Tabelle 17
Funktionstabelle zum *V 4027 D*

Schritt	Eingänge J	K	S	R	Ausgang Q t_n	Takt C	Ausgänge Q t_{n+1}	$\bar{Q}$
1	H	X	L	L	L	L/H	H	L
2	X	L	L	L	H	L/H	H	L
3	L	X	L	L	L	L/H	L	H
4	X	H	L	L	H	L/H	L	H
5	X	X	L	L	X	H/L	Q_n	$\bar{Q}_n$
6	X	X	H	L	X	X	H	L
7	X	X	L	H	X	X	L	H
8	X	X	H	H	X	X	H	H

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 18
Funktionstabelle zum *V 4015 D*

Schritt	Eingänge C	D	R	Ausgänge O1	O2	O3	O4
1	L/H	D1	L	D1	X	X	X
2	L/H	D2	L	D2	D1	X	X
3	L/H	D3	L	D3	D2	D1	X
4	L/H	D4	L	D4	D3	D2	D1
5	H/L	X	L	keine Änderung			
6	X	X	H	L	L	L	L

X = beliebig L oder H; L/H, H/L = Taktflanken

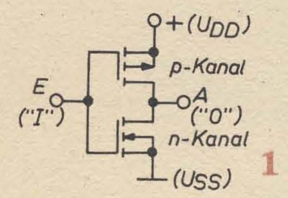


Bild 1
CMOS-Grundstruktur

Bild 2
Übergangskennlinien ungepufferter und gepufferter CMOS-Inverter; a – ungepuffert, b – gepuffert

b) gepuffert (neu)
a) ungepuffert (alt)
U_O
U_I
0
2

Tabelle 20
Funktionstabelle zum *V 4034 D*

Eingänge A7...A0	AE	A/B	P/$\bar{S}$	A/$\bar{S}$	C	IS	Ausgänge B7	B6	B5	B4	B3	B2	B1	B0
X	H	H	H	H	X	X	A7	A6	A5	A4	A3	A2	A1	A0
X	H	H	H	L	L/H	X	A7	A6	A5	A4	A3	A2	A1	A0
X	L	H	H	X	X	X	Ausgänge bleiben im							
X	H	H	H	L	L	X	vorherigen Zustand							
X	X	H	L	X	L/H	X	$B6_{n-1}$ .... $B0_{n-1}$ IS							
X	X	H	L	X	L	X	$B7_{n-1}$ .... $B0_{n-1}$							
B7...B0	**AE**	**A/B**	**P/$\bar{S}$**	**A/$\bar{S}$**	**C**	**IS**	**A7**	**A6**	**A5**	**A4**	**A3**	**A2**	**A1**	**A0**
X	H	L	H	H	X	X	B7 .... B0							
X	H	L	H	L	L/H	X	B7 .... B0							
X	H	L	H	L	L	X	$A7_{n-1}$ .... $A0_{n-1}$							
X	H	L	L	X	L/H	X	$A6_{n-1}$ .... $A0_{n-1}$ IS							
X	H	L	L	X	L	X	$A7_{n-1}$ .... $A0_{n-1}$							
X	L	L	X	X	X	X	Ausgänge mit Tristate-Verhalten							

X = beliebig L oder H

Tabelle 21
Funktionstabelle zu

Schritt	Eing R	(
1	H	X
2	L	L
3	L	L
4	L	L
5	L	L
6	L	L
7	L	L
8	L	L
9	L	L
10	L	L
11	L	L
12	L	H
13	L	X

X = beliebig L ode

	Ausgänge		
	O2	O3	O4
	X	X	X
	D1	X	X
	D2	D1	X
	D3	D2	D1
	ine Änderung		
	L	L	L

lanken

-t

Tabelle 19
Funktionstabelle zum *V 4035 D*

Eingänge				Ausgänge	
	t_{n-1}			t_{n-1}	t_n
C	J	$\bar{K}$	R	Q_{n-1}	Q_n
L/H	L	X	L	L	L
L/H	H	X	L	L	H
L/H	X	L	L	H	L
L/H	H	L	L	Q_{n-1}	$\bar{Q}_{n-1}$
L/H	X	H	L	H	H
H/L	X	X	L	Q_{n-1}	Q_{n-1}
X	X	X	H	X	L

X = beliebig L oder H
L/H, H/L = Taktflanken

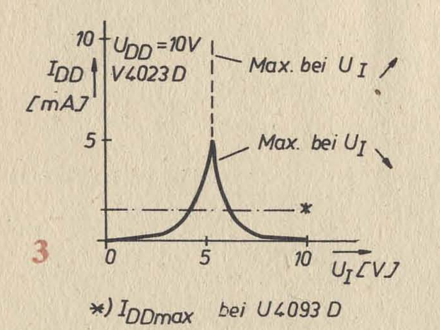


Tabelle 25
Funktionstabelle zum *V 4028 D*

Schritt	Eingänge				Ausgänge									
	I3	I2	I1	I0	O0	O1	O2	O3	O4	O5	O6	O7	O8	O9
1	L	L	L	L	H	L	L	L	L	L	L	L	L	L
2	L	L	L	H	L	H	L	L	L	L	L	L	L	L
3	L	L	H	L	L	L	H	L	L	L	L	L	L	L
4	L	L	H	H	L	L	L	H	L	L	L	L	L	L
5	L	H	L	L	L	L	L	L	H	L	L	L	L	L
6	L	H	L	H	L	L	L	L	L	H	L	L	L	L
7	L	H	H	L	L	L	L	L	L	L	H	L	L	L
8	L	H	H	H	L	L	L	L	L	L	L	H	L	L
9	H	L	L	L	L	L	L	L	L	L	L	L	H	L
10	H	L	L	H	L	L	L	L	L	L	L	L	L	H
11	H	L	H	L	Ausgänge bleiben bei den Schritten 11 bis 16 im Zustand L.									
12	H	L	H	H										
13	H	H	L	L										
14	H	H	L	H										
15	H	H	H	L										
16	H	H	H	H										

Bild 3
Hohe Speisestromaufnahme bei CMOS-Schaltkreisen im Falle ungünstiger Eingangspegel

Bild 4
Integrierte Schutzbeschaltung moderner CMOS-Digitalschaltkreise

4

symbol. Hauptschaltung

Tabelle 23
Spezielle Daten des *S 40511 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				150 µA
		15 V				600 µA
L-Ausgangsstrom	I_{OL}	5 V	0,5 V		0,5 mA	
		15 V	1,5 V		3,4 mA	
L-Ausgangsspannung	U_{OL}		$I_{OL} = 1$ µA			0,05 V
H-Ausgangsspannung	U_{OH}	5 V	$I_{OH} = 20$ mA		3,1 V	
		15 V			13,5 V	
Eingangsreststrom	I_{IR}					1 µA

Tabelle 21
Funktionstabelle zum *V 4017 D*

Schritt	Eingänge			Ausgänge										
	R	C	$\overline{CE}$	CO	O9	O8	O7	O6	O5	O4	O3	O2	O1	O0
1	H	X	X	H	L	L	L	L	L	L	L	L	L	H
2	L	L/H	L	H	L	L	L	L	L	L	L	L	H	L
3	L	L/H	L	H	L	L	L	L	L	L	L	H	L	L
4	L	L/H	L	H	L	L	L	L	L	L	H	L	L	L
5	L	L/H	L	H	L	L	L	L	L	H	L	L	L	L
6	L	L/H	L	L	L	L	L	L	H	L	L	L	L	L
7	L	L/H	L	L	L	L	L	H	L	L	L	L	L	L
8	L	L/H	L	L	L	L	H	L	L	L	L	L	L	L
9	L	L/H	L	L	L	H	L	L	L	L	L	L	L	L
10	L	L/H	L	L	H	L	L	L	L	L	L	L	L	L
11	L	L/H	L	H	L	L	L	L	L	L	L	L	L	H
12	L	H/L	L	keine Änderung des Zählerstandes										
13	L	X	H											

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 22
Funktionstabelle zum *V 4029 D*

Schritt	Eingänge									Ausgänge				
	IP3	IP2	IP1	IP0	PE	$\overline{CI}$	$\overline{B/D}$	$\overline{U/D}$	C	O3	O2	O1	O0	$\overline{CO}$
1	X	X	X	X	H	H	X	X	X	IP3	IP2	IP1	IP0	H
2	L	L	L	L	H	L	X	L	X	L	L	L	L	L
3	H	L	L	H	H	L	L	H	X	H	L	L	H	L
4	H	H	H	H	H	L	X	H	X	H	H	H	H	L
5	H	L	H	H	H	L	L	H	X	H	L	H	H	L
6	H	H	L	H	H	L	L	H	X	H	H	L	H	L
7	X	X	X	X	L	L	H	X	H	Binärbetrieb				
8	X	X	X	X	L	L	L	X	H	Dezimalbetrieb				
9	X	X	X	X	L	H	X	X	X	vorhandener Zählerstand				

X = beliebig L oder H

Tabelle 24
Funktionstabelle zum *U 40511 D*

Schr.	Eingänge							Ausgänge							Anzeige
	$\overline{LE}$	$\overline{BI}$	$\overline{LT}$	I3	I2	I1	I0	O1	O2	O3	O4	O5	O6	O7	
1	L	H	H	L	L	L	L	★	★	★	★	★	★		0
2	L	H	H	L	L	L	H		★	★					1
3	L	H	H	L	L	H	L	★	★		★	★		★	2
4	L	H	H	L	L	H	H	★	★	★	★			★	3
5	L	H	H	L	H	L	L		★	★			★	★	4
6	L	H	H	L	H	L	H	★		★	★		★	★	5
7	L	H	H	L	H	H	L	★		★	★	★	★	★	6
8	L	H	H	L	H	H	H	★	★	★					7
9	L	H	H	H	L	L	L	★	★	★	★	★	★	★	8
10	L	H	H	H	L	L	H	★	★	★	★		★	★	9
11	L	H	H	H	L	H	L	★	★	★		★	★	★	A
12	L	H	H	H	L	H	H			★	★	★	★	★	b
13	L	H	H	H	H	L	L	★			★	★	★		C
14	L	H	H	H	H	L	H		★	★	★	★		★	d
15	L	H	H	H	H	H	L	★			★	★	★	★	E
16	L	H	H	H	H	H	H	★				★	★	★	F
17	X	L	H	X	X	X	X								aus
18	X	X	L	X	X	X	X	★	★	★	★	★	★	★	8
	H	H	H	X	X	X	X	Die im Latch gespeicherten Daten werden dekodiert. Latch führt die Eingangsbelegung, die beim letzten L/H-Übergang des LE-Steuersignals vorlag.							

X = beliebig L oder H; ★ = Ausgang aktiv (hohes Potential)

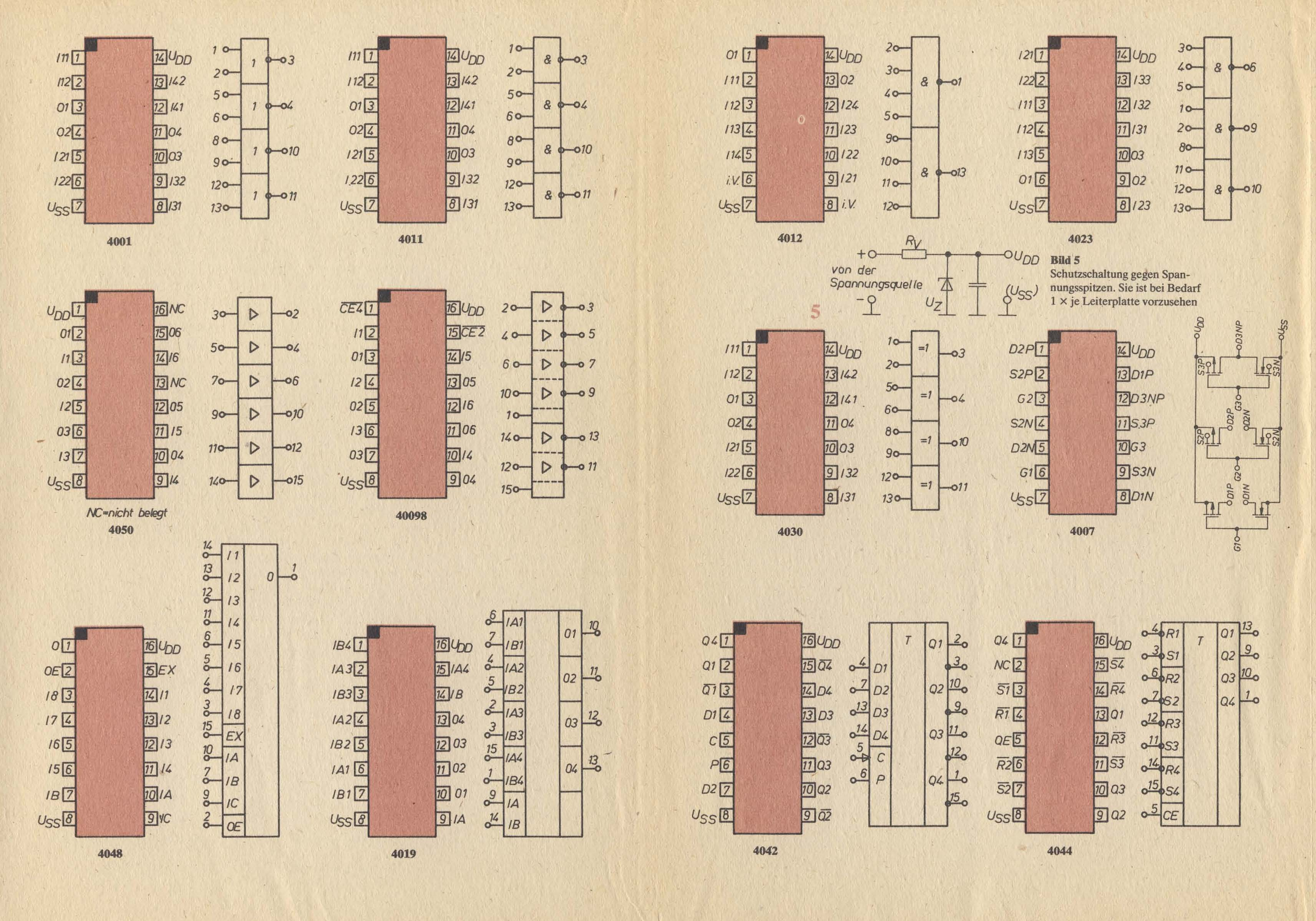


Bild 5
Schutzschaltung gegen Spannungsspitzen. Sie ist bei Bedarf 1 × je Leiterplatte vorzusehen

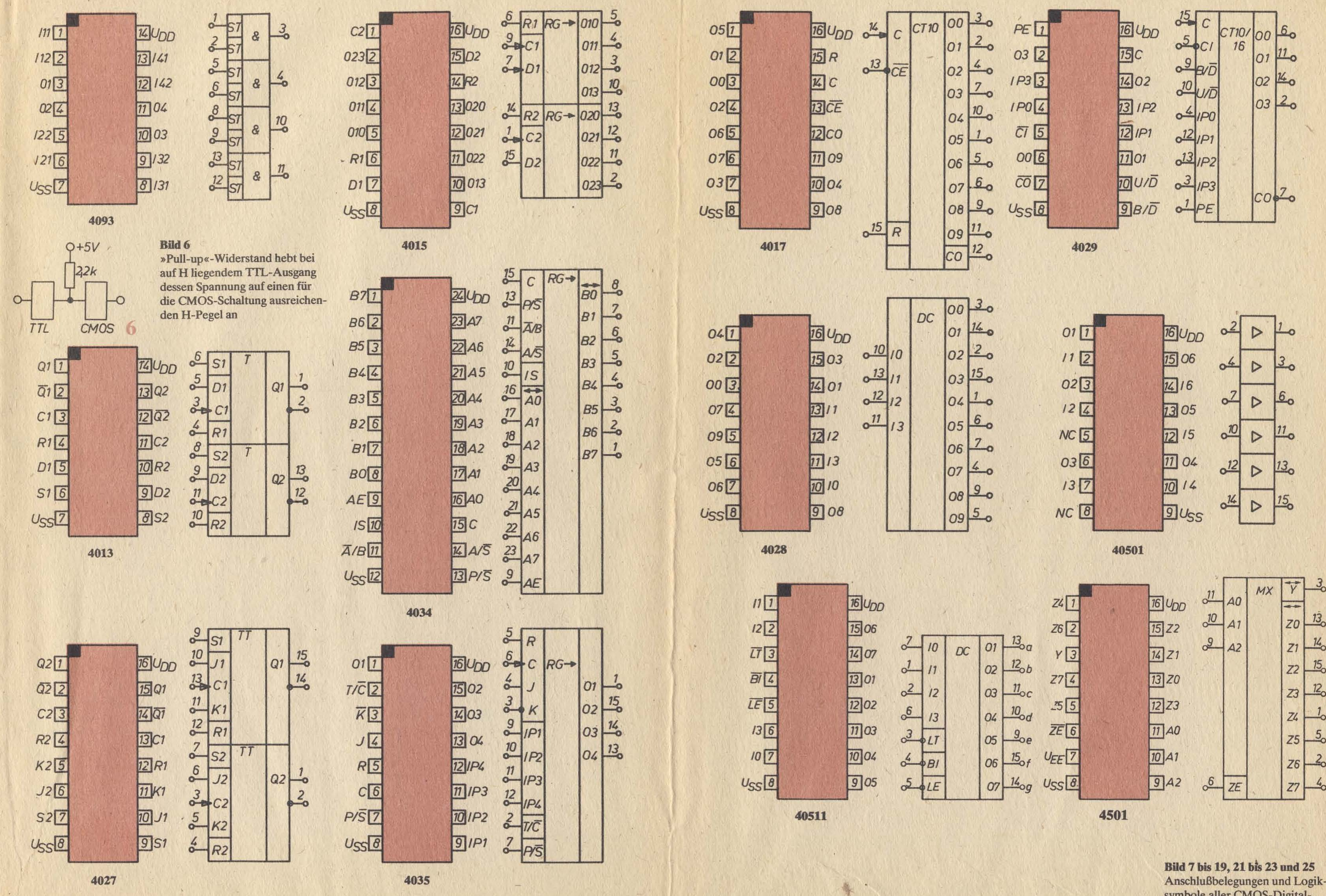
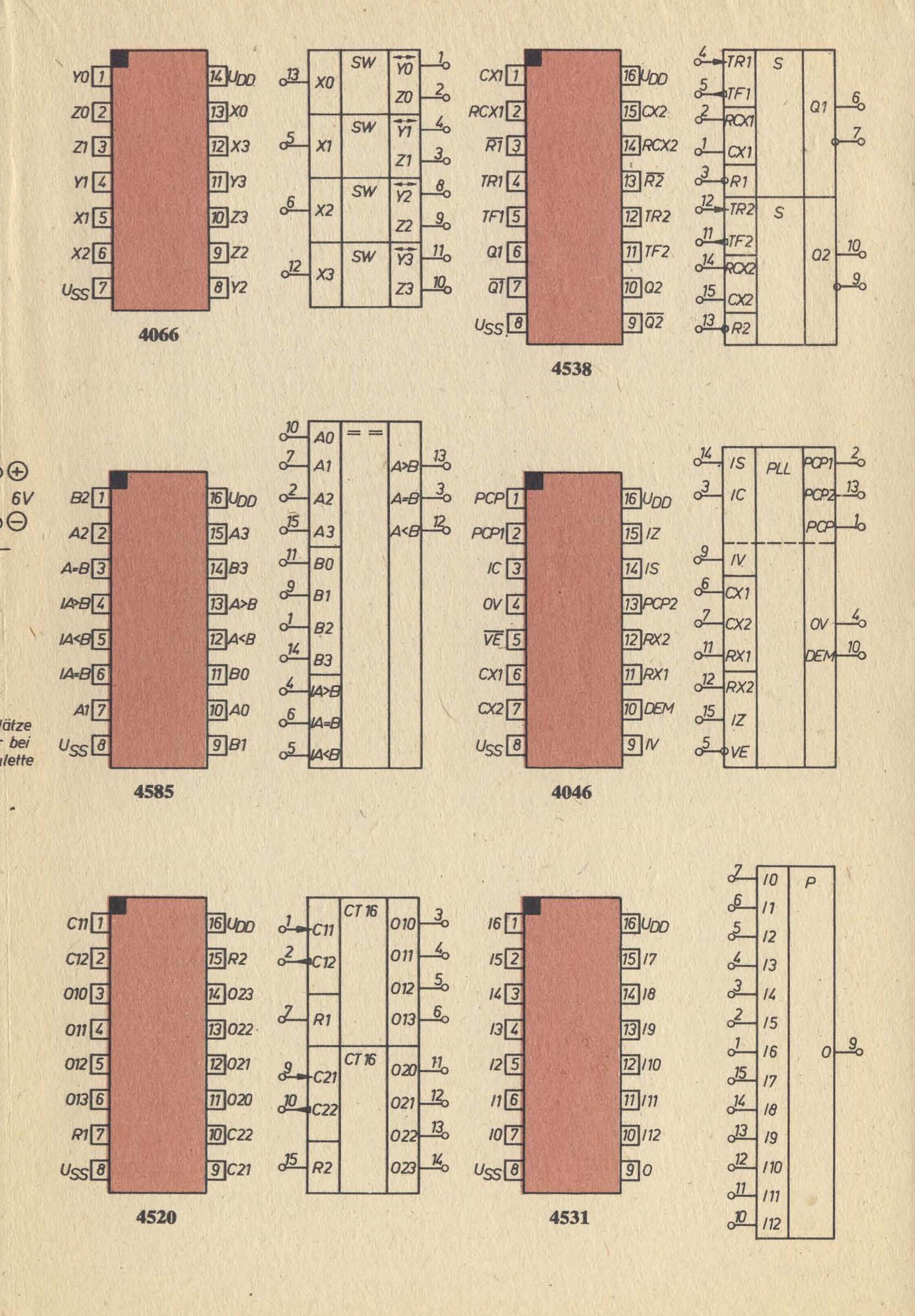
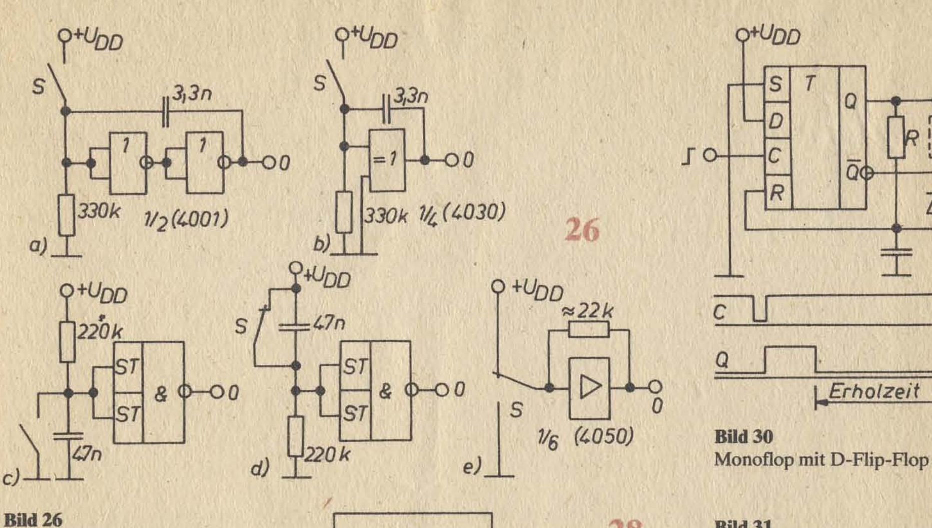


Bild 6
»Pull-up«-Widerstand hebt bei auf H liegendem TTL-Ausgang dessen Spannung auf einen für die CMOS-Schaltung ausreichenden H-Pegel an

Bild 7 bis 19, 21 bis 23 und 25
Anschlußbelegungen und Logiksymbole aller CMOS-Digitalschaltkreise der Reihe *V 4000*


4066
1 Y0, 2 Z0, 3 Z1, 4 Y1, 5 X1, 6 X2, 7 USS
14 UDD, 13 X0, 12 X3, 11 Y3, 10 Z3, 9 Z2, 8 Y2
SW
X0 13, Y0 1, Z0 2
X1 5, Y1 4, Z1 3
X2 6, Y2 8, Z2 9
X3 12, Y3 11, Z3 10
4538
1 CX1, 2 RCX1, 3 R1, 4 TR1, 5 TF1, 6 Q1, 7 Q1, 8 USS
16 UDD, 15 CX2, 14 RCX2, 13 R2, 12 TR2, 11 TF2, 10 Q2, 9 Q2
S
TR1 4, TF1 5, RCX1 2, CX1 1, R1 3, Q1 6, 7
TR2 12, TF2 11, RCX2 14, CX2 15, R2 13, Q2 10, 9
6V
4585
1 B2, 2 A2, 3 A=B, 4 IA>B, 5 IA<B, 6 IA=B, 7 A1, 8 USS
16 UDD, 15 A3, 14 B3, 13 A>B, 12 A<B, 11 B0, 10 A0, 9 B1
= =
A0 10, A1 7, A2 2, A3 15, B0 11, B1 9, B2 1, B3 14, IA>B 4, IA=B 6, IA<B 5
A>B 13, A=B 3, A<B 12
4046
1 PCP, 2 PCP1, 3 IC, 4 OV, 5 VE, 6 CX1, 7 CX2, 8 USS
16 UDD, 15 IZ, 14 IS, 13 PCP2, 12 RX2, 11 RX1, 10 DEM, 9 IV
PLL
IS 14, IC 3, IV 9, CX1 6, CX2 7, RX1 11, RX2 12, IZ 15, VE 5
PCP1 2, PCP2 13, PCP 1, OV 4, DEM 10
4520
1 C11, 2 C12, 3 O10, 4 O11, 5 O12, 6 O13, 7 R1, 8 USS
16 UDD, 15 R2, 14 O23, 13 O22, 12 O21, 11 O20, 10 C22, 9 C21
CT 16
C11 1, C12 2, R1 7, O10 3, O11 4, O12 5, O13 6
CT 16
C21 9, C22 10, R2 15, O20 11, O21 12, O22 13, O23 14
4531
1 I6, 2 I5, 3 I4, 4 I3, 5 I2, 6 I1, 7 I0, 8 USS
16 UDD, 15 I7, 14 I8, 13 I9, 12 I10, 11 I11, 10 I12, 9 O
P
I0 7, I1 6, I2 5, I3 4, I4 3, I5 2, I6 1, I7 15, I8 14, I9 13, I10 12, I11 11, I12 10
O 9



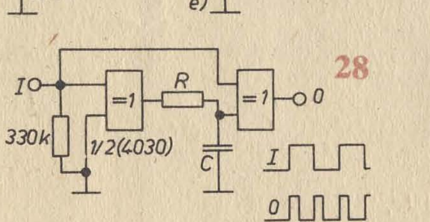
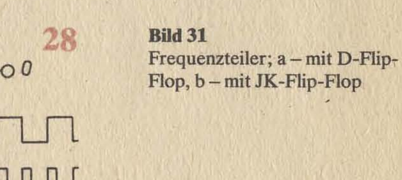



Bild 26
Schalterentprellung; a – mit NOR-Gatter, b – mit Exklusiv-OR-Gatter, c – mit Schmitt-Trigger für Schließer, d – mit Schmitt-Trigger für Öffner, e – mit Treiber für Umschalter

Bild 30
Monoflop mit D-Flip-Flop

Bild 31
Frequenzteiler; a – mit D-Flip-Flop, b – mit JK-Flip-Flop

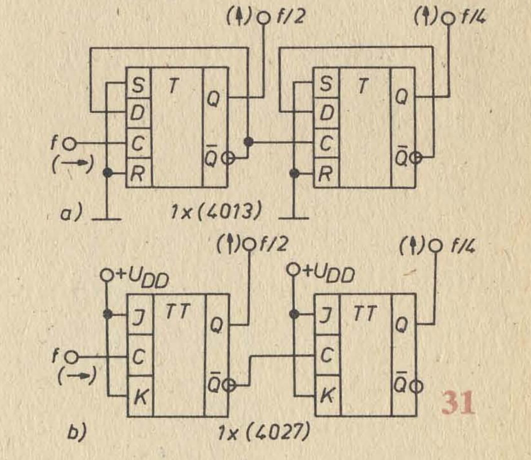
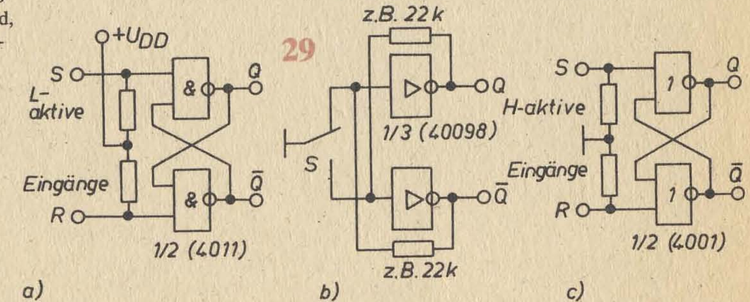
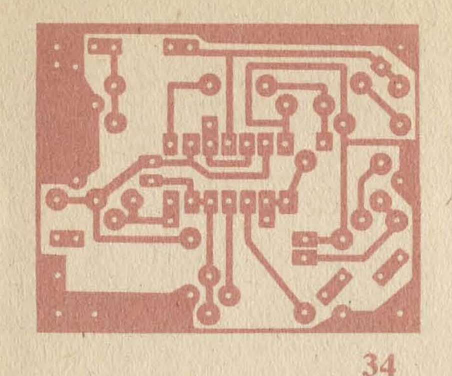


Bild 27
Impulsbeeinflussung; a – Impulsverkürzung mit Differenzierglied, b – Impulsverzögerung mit Integrierglied

Bild 28
Frequenzverdopplung in einem von R und C bestimmten Frequenzbereich

Bild 29
Flip-Flop-Schaltungen; a – mit NAND, b – mit Inverter (so nur in CMOS möglich!), c – mit NOR





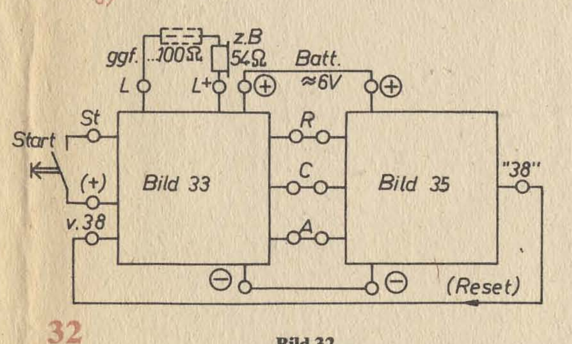
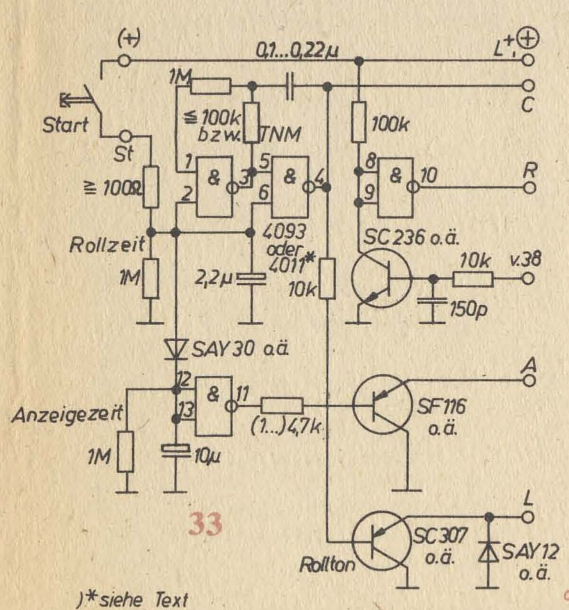


Bild 32
Roulette mit Leuchtpunktumlauf und Rollton sowie automatischer Laufzeitbegrenzung, Übersichtsschaltplan



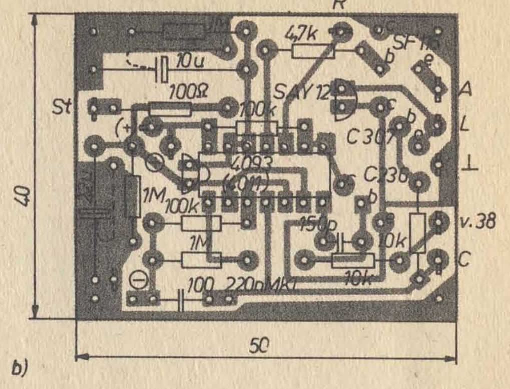
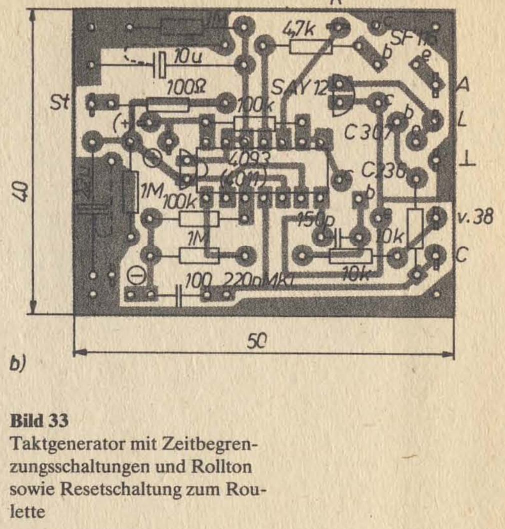



Bild 33
Taktgenerator mit Zeitbegrenzungsschaltungen und Rollton sowie Resetschaltung zum Roulette

Bild 34
Leiterplatte zum Taktgenerator; a – Leiterbild, b – Bestückungsplan

Bild 35
Zähl- und Anzeigeteil des Roulette (Hauptplatte)

36

Bild 3
Roul
Bild
bild,

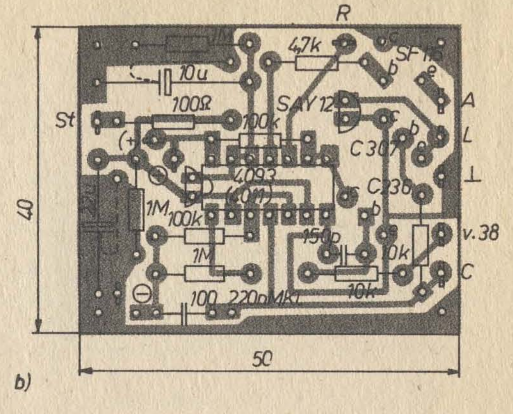


Bild 33
Taktgenerator mit Zeitbegrenzungsschaltungen und Rollton sowie Resetschaltung zum Roulette

Bild 34
Leiterplatte zum Taktgenerator; a – Leiterbild, b – Bestückungsplan

Bild 35
Zähl- und Anzeigeteil des Roulette (Hauptplatte)

35

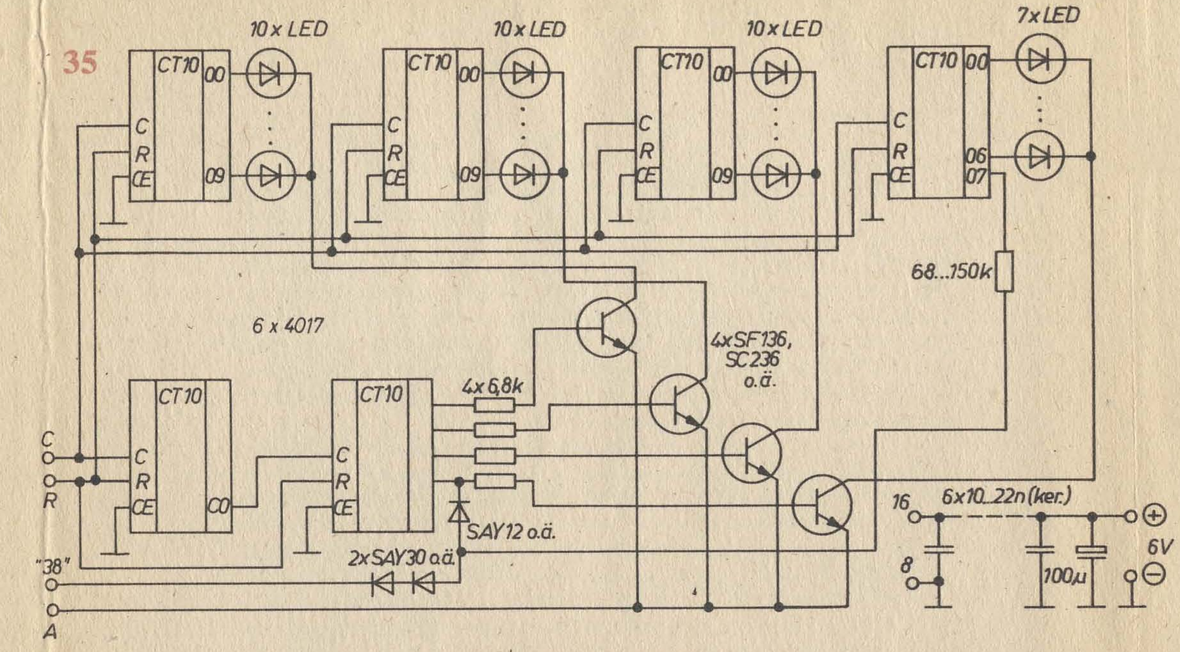


Bild 36
Roulette-Hauptplatte nach Bild 35, Leiterplatte; a – Leiterbild, b – Bestückungsplan

36

